

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    4 月 2 8 日  
Date of Application:

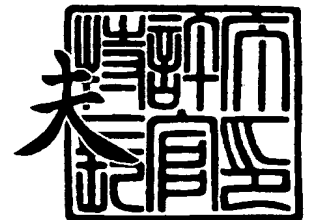
出 願 番 号                      特 願 2 0 0 3 - 1 2 3 7 7 3  
Application Number:  
[ST. 10/C]:                      [ J . P 2 0 0 3 - 1 2 3 7 7 3 ]

出      願      人                      シャープ株式会社  
Applicant(s):

2 0 0 4 年    3 月 2 2 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 4 - 3 0 2 3 3 7 6

【書類名】 特許願

【整理番号】 03J00595

【提出日】 平成15年 4月28日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 25/065  
H01L 25/07  
H01L 25/18

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 土津田 義久

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 木村 敏夫

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 栗本 秀行

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100080034

【弁理士】

【氏名又は名称】 原 謙三

【電話番号】 06-6351-4384

## 【選任した代理人】

【識別番号】 100113701

【弁理士】

【氏名又は名称】 木島 隆一

## 【選任した代理人】

【識別番号】 100116241

【弁理士】

【氏名又は名称】 金子 一郎

## 【手数料の表示】

【予納台帳番号】 003229

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0208489

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】

半導体基板と、

該半導体基板の表面に形成され、フィールド酸化膜開口部を有するフィールド酸化膜と、

フィールド酸化膜上に形成されている電極と、

上記フィールド酸化膜開口部および上記半導体基板に形成されている孔を介して上記電極に電氣的に接続されている貫通電極とを有し、

上記孔は、上記半導体基板の垂直方向から見たとき、上記フィールド酸化膜開口部内に形成されていることを特徴とする半導体装置。

【請求項 2】

前記貫通電極は、前記半導体基板の表面におけるフィールド領域に形成されていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】

前記電極は、電極開口部を有し、

前記貫通電極は、前記電極開口部にて該電極と接続されていることを特徴としている請求項 1 に記載の半導体装置。

【請求項 4】

前記フィールド酸化膜開口部は、上記半導体基板の垂直方向から見たとき、前記電極開口部内に形成されていることを特徴とする請求項 3 に記載の半導体装置。

【請求項 5】

前記貫通電極は、前記孔の内壁に形成された内壁絶縁膜を備えることを特徴とする請求項 1 ないし 4 のいずれか 1 項に記載の半導体装置。

【請求項 6】

上記貫通電極は、上記内壁絶縁膜上に形成された導電層を備えることを特徴とする請求項 5 に記載の半導体装置。

**【請求項 7】**

上記貫通電極は、上記孔に形成された内部埋め込み部を備えることを特徴とする請求項 1 ないし 6 に記載の半導体装置。

**【請求項 8】**

前記内部埋め込み部は、絶縁物であることを特徴とする請求項 7 に記載の半導体装置。

**【請求項 9】**

前記内部埋め込み部は、導電物であることを特徴とする請求項 7 に記載の半導体装置。

**【請求項 10】**

半導体基板の表面に形成されたフィールド酸化膜、およびフィールド酸化膜上に形成された電極を有し、上記電極と電気的に接続するとともにフィールド酸化膜および上記半導体基板を貫通する貫通電極を形成する半導体装置の製造方法であって、

フィールド酸化膜に半導体基板が露出するフィールド酸化膜開口部を形成する前処理工程と、

上記フィールド酸化膜開口部にて露出する半導体基板の領域内に孔を形成する孔形成工程と

上記孔の内壁に内壁絶縁膜を形成する工程と、該内壁絶縁膜上に導電層を形成する工程を含む貫通電極形成工程と、

を有することを特徴とする半導体装置の製造方法。

**【請求項 11】**

上記内壁絶縁膜を形成する工程は、或る気圧下で前記孔を被覆するように絶縁物を印刷した後、上記気圧以上の気圧にすることによって前記孔の内壁に前記絶縁物の膜を形成する真空印刷工程を備えることを特徴とする請求項 10 に記載の半導体装置の製造方法。

**【請求項 12】**

前記真空印刷工程を複数回繰り返すことを特徴とする請求項 11 に記載の半導体装置の製造方法。

**【請求項 1 3】**

上記導電層を形成する工程は、或る気圧下で前記孔を被覆するように導電物を印刷した後、上記気圧以上の気圧にすることによって前記内壁絶縁膜上に前記導電物の層を形成する真空印刷工程を備えることを特徴とする請求項 1 0 ないし 1 2 のいずれか 1 項に記載の半導体装置の製造方法。

**【請求項 1 4】**

前記真空印刷工程を複数回繰り返すことを特徴とする請求項 1 3 に記載の半導体装置の製造方法。

**【請求項 1 5】**

さらに、孔に内部埋め込み部を形成する工程を備え、この内部埋め込み部を形成する工程は、或る気圧下で前記孔を被覆するように絶縁物あるいは導電物を印刷した後、上記気圧以上の気圧にすることによって前記孔に前記絶縁物あるいは導電物を充填する真空印刷工程を備えることを特徴とする請求項 1 0 ないし 1 4 のいずれか 1 項に記載の半導体装置の製造方法。

**【請求項 1 6】**

前記真空印刷工程を複数回繰り返し前記孔の内部に前記絶縁物あるいは導電物を充填することを特徴とする請求項 1 5 に記載の半導体装置の製造方法。

**【発明の詳細な説明】****【0 0 0 1】****【発明の属する技術分野】**

本発明は、貫通電極を有する半導体装置およびその製造方法に関する。

**【0 0 0 2】****【従来の技術】**

従来の半導体装置の電極は半導体基板表面のフィールド酸化膜上に、各種の金属膜や層間絶縁膜を積層したメタルパターンが形成され、さらに酸化膜あるいは窒化膜からなる保護膜が形成されていることが一般的であった。必要に応じて、さらにポリイミドからなる第 2 の保護膜を形成する場合もある。この保護膜に開口を形成し、この開口から露出したメタルパッド電極に、通常はワイヤーボンディングなどを行い外部と信号の受け渡しを行うことが一般的であった。

**【0003】**

しかし、近年、小型携帯機器のさらなる軽薄短小化、高機能化への要求が高まり、半導体装置の小型・薄型・軽量・高密度化が求められている。

**【0004】**

これらの要求に答えるために、複数の半導体装置を積層し、1パッケージに収めたマルチチップパッケージや三次元積層半導体装置が提案されている。

**【0005】**

中でも、半導体装置の電極にワイヤやリードを用いずに、半導体基板に貫通孔を形成し、貫通孔内に導体層を形成し、半導体基板の表裏を電氣的に接続した貫通電極を有する半導体装置が、小型・薄型・軽量・高密度化などの点で優れており期待されている。

**【0006】**

このような貫通電極を形成した半導体装置としては、例えば特許文献1や特許文献2などがある。

**【0007】**

特許文献1では、素子を形成した半導体基板表面から貫通電極を形成し、半導体基板裏面から半導体基板を薄化することで貫通電極を露出させるなどして作製した半導体チップを複数積層したマルチチップ半導体装置の構造及び製法が示されている。

**【0008】**

特許文献2では、導電性ペーストを用いた貫通電極を有する複数の半導体チップを、金バンプ電極を介して積層したマルチチップ半導体装置およびその製法が示されている。

**【0009】**

いずれの特許文献においても、複数の半導体装置の高密度化を、貫通電極を用いて積層することにより、実装面積を大きくすることなく達成している。

**【0010】**

上記のように、半導体素子が作り込まれた半導体基板に貫通電極を形成する場合、通常は半導体素子が存在しないフィールド領域上に貫通電極を形成すること

になる。

#### 【0011】

ここで、半導体基板に形成された入出力端子であるメタル電極パッド内に貫通電極を形成した半導体装置の一例を図16ないし図19に示し、説明する。

#### 【0012】

図16に示すように、半導体装置は、半導体基板101の表面にフィールド酸化膜102、絶縁保護膜103、メタル電極パッド104が形成されている。さらに、上記半導体装置では、半導体基板101の裏面に、絶縁膜112が形成されている。そして、メタル電極パッド104及びフィールド酸化膜102を突き抜け、さらにシリコンからなる半導体基板101および絶縁膜112を貫通して裏面に達する貫通電極115が形成されている。なお、貫通電極115と半導体基板間の内壁には、内壁絶縁膜109が形成されている。

#### 【0013】

上記の貫通電極を形成する場合、図17に示すように、半導体基板101のフィールド領域に貫通電極115を形成し、半導体基板101の表面で接続配線121を介して、半導体装置の入出力端子であるメタル電極パッド104と接続する手法もある。

#### 【0014】

上記貫通電極は様々な製造方法が提案されているが、概ね以下のようなプロセスからなる。このプロセスを図18および図19を参照して説明する。

#### 【0015】

図18に示すように、半導体基板101上に貫通電極を形成するためのマスク107を形成し、ドライエッチングによりメタル電極パッド（金属膜110）104、フィールド酸化膜102等を順次除去し、さらに半導体基板101に孔106を形成する。

#### 【0016】

続いて、図19に示すように、半導体基板101に形成した106孔内部を絶縁するために酸化膜や窒化膜、あるいは有機絶縁材料などにより孔106の内壁に内部絶縁膜109を形成する。



**【 0 0 1 7 】**

続いて、孔内部に導体を埋め込み、半導体基板の裏面を研磨やエッチングにより薄化し、埋め込んだ導体を露出させることで貫通電極 1 1 5 を形成する。

**【 0 0 1 8 】****【特許文献 1】**

特開平 1 0 - 2 2 3 8 3 3 号公報

**【 0 0 1 9 】****【特許文献 2】**

特開平 1 1 - 3 4 5 9 3 3 号公報

**【 0 0 2 0 】****【発明が解決しようとする課題】**

しかしながら、上記のような従来の貫通電極ではその製造方法に起因して次のような問題があった。

**【 0 0 2 1 】**

つまり、半導体基板 1 0 1 に孔 1 0 6 を形成するためにドライエッチングする際、図 1 8 に示すように、最表層から下の層（すなわち、メタル電極パッド 1 0 4、フィールド酸化膜 1 0 2）に行くに従い、サイドエッチにより、オーバーハング部 1 0 8 a ～ 1 0 8 c を生じてしまう。

**【 0 0 2 2 】**

半導体装置の入出力端子であるメタルパッド電極 1 0 4 に貫通電極を形成しようとした場合は、図 1 8 に示すように、ドライエッチングのためのマスク 7 に対してメタル電極パッド電極 1 0 4 がサイドエッチされてオーバーハング部 1 0 8 a が形成され、さらにその下のフィールド酸化膜 1 0 2 がサイドエッチされてオーバーハング部 1 0 8 b が形成され、さらに半導体基板 1 0 1 がサイドエッチされてオーバーハング部 1 0 8 c が形成される。つまり、製造される半導体装置において、サイドエッチにより、孔 1 0 6 の上部（半導体基板 1 0 1 に対してマスク 1 0 7 側）に逆階段状にオーバーハング部 1 0 8 a ～ 1 0 8 c が発生してしまう。なお、フィールド領域に貫通電極を形成する場合には、上記と同様にマスクに対してフィールド酸化膜がサイドエッチされてオーバーハング部が発生し、さ

らに半導体基板がサイドエッチされてオーバーハング部が発生することになる。

#### 【0023】

また、ドライエッチングとして、異方性を持ったRIE(Reactive ion etching)などの手法を用いたとしても、横方向に対する縦方向へのエッチングレートを極めて大きくすることは可能であるが、完全な異方性を実現するのは不可能であり、サイドエッチを完全に防ぐことはできない。特に数ミクロンから数十ミクロン以上にも及ぶような深い孔を形成する場合には、フィールド酸化膜の下に発生するサイドエッチは無視できないために、大きなオーバーハング部が生じてしまう。

#### 【0024】

エッチングマスクは最終的に除去されるためエッチングマスク直下のサイドエッチは問題ないが、この他の層（金属膜、フィールド酸化層、半導体基板等）で発生するサイドエッチによるオーバーハング部は様々な問題を引き起こす。

#### 【0025】

第一の問題は、半導体基板に形成された孔内部を絶縁する際に、オーバーハング部のカバレジが悪くなることである。つまり、孔内部を完全に絶縁することが困難となる（孔内部に内壁絶縁膜を完全に形成することが困難である）ことである。

#### 【0026】

孔内部に内壁絶縁膜を形成する方法としては、例えば、CVD (Chemical Vapor Deposition)、液状の有機絶縁膜材料のスプレーコーティングする方法あるいはスピンコーティングする方法等が挙げられる。

#### 【0027】

CVD (Chemical Vapor Deposition) により酸化膜や窒化膜を形成しようとした場合、もともと孔の内部への膜形成が困難である上に、オーバーハングしているため孔の内部における酸化膜や窒化膜のカバレジが悪く、図19に示すようにサイドエッチによるオーバーハング部108cの下で十分な内壁絶縁膜109を形成することが困難であり、現実的ではない。

#### 【0028】

また、液状の有機絶縁膜材料をスプレーコーティングしたりスピンコーティングしたりする場合も同様に、オーバーハング部があるために有機絶縁膜材料の回り込みが悪く、有機絶縁膜材料における気泡が抜け難いため、孔内部に十分な内壁絶縁膜を形成することは困難である。

#### 【0029】

また、第二の問題は、孔内部に内壁絶縁膜を形成したあとに、孔内に導体を形成することが困難となることである。

#### 【0030】

この導体の形成は、例えば、スパッタや蒸着による導体膜の形成、メッキ形成、導電ペーストの埋め込み等により行うことができる。

#### 【0031】

例えば、孔内部にスパッタや蒸着により導体を形成する場合、内壁絶縁膜の形成と同様に、オーバーハング部の存在のために、このオーバーハング部のカバレジが悪くなり、孔の奥まで導体膜が形成できないので、貫通電極としての導通が困難であるという問題がある。

#### 【0032】

また、孔内部にメッキで導体を埋め込む場合も、オーバーハングがあると薬液の回り込みや循環が悪く良好なメッキが困難となり、貫通電極としての導通が困難であるという問題がある。

#### 【0033】

また、孔内部に導電性ペーストなどを印刷により埋め込む場合においてもオーバーハング部があると埋め込み性が悪くなるため、孔内部にボイドが残る原因となり、貫通電極としての導通が困難であるという問題がある。

#### 【0034】

本発明は、上記の問題点に鑑みなされたものであり、導通が良好な貫通電極を有する半導体装置、およびその製造方法を提供することにある。

#### 【0035】

##### 【課題を解決するための手段】

本発明の半導体装置は、上記の課題を解決するために、半導体基板と、該半導

体基板の表面に形成され、フィールド酸化膜開口部を有するフィールド酸化膜と、フィールド酸化膜上に形成されている電極と、上記フィールド酸化膜開口部および上記半導体基板に形成されている孔を介して上記電極に電氣的に接続されている貫通電極とを有し、上記孔は、上記半導体基板の垂直方向から見たとき、上記フィールド酸化膜開口部内に形成されていることを特徴としている。

上記の構成によれば、半導体基板に形成された孔においてフィールド酸化膜によるオーバーハングのない構成となっている。従って、上記孔においてカバレッジの良好な貫通電極を形成することができる。つまり、導通の良好な貫通電極を有する半導体装置を提供することができる。また、素子領域(アクティブエリア)に貫通電極を形成しようとした場合、貫通電極の形成領域を避けるように半導体装置の回路を形成しなければならず、回路設計が複雑になり、回路面積が大きくなってしまう。しかしながら、上記のようにフィールド領域、特に電極パッド内に貫通電極が形成されているのでこのような問題はない。

#### 【0036】

本発明の半導体装置は、上記の構成に加えて、前記貫通電極は、前記半導体基板の表面におけるフィールド領域に形成されていることが好ましい。

#### 【0037】

なお、上記フィールド領域とは、半導体基板において半導体素子が形成されていない領域のことである。つまり、上記の構成によれば、貫通電極により、半導体装置の機能を損なうことがない。

#### 【0038】

本発明の半導体装置は、上記の構成に加えて、前記電極は、電極開口部を有し、前記貫通電極は、前記電極開口部にて該電極と接続されていることが好ましい。

#### 【0039】

上記の構成によれば、貫通電極が電極開口部にて接続されているので、貫通電極を形成する領域を縮小することができる。そのため、半導体装置を小型化することができる。

**【 0 0 4 0 】**

本発明の半導体装置は、上記の構成に加えて、前記フィールド酸化膜開口部は、上記半導体基板の垂直方向から見たとき、前記電極開口部内に形成されていることが好ましい。

**【 0 0 4 1 】**

上記の構成によれば、フィールド酸化膜開口部において電極がオーバーハングのない構成となっている。従って、上記フィールド酸化膜開口部においてカバレッジの良好な貫通電極を形成することができる。

**【 0 0 4 2 】**

本発明の半導体装置は、上記の構成に加えて、前記貫通電極は、前記孔の内壁に形成された内壁絶縁膜を備えることが好ましい。

**【 0 0 4 3 】**

上記の構成によれば、この内壁絶縁膜は、上記のようにオーバーハングのない孔に形成されているため、その孔におけるカバレッジが良好なものとなっている。したがって、内壁絶縁膜により貫通電極における半導体基板に対する絶縁を良好にすることができる。さらに、例えば、導電性ペーストあるいは絶縁性ペーストを孔に充填した貫通電極の場合には、この内壁絶縁膜を備えることにより、導電性ペーストあるいは絶縁性ペースト中の不純物が半導体基板中に拡散することを防止することができる。

**【 0 0 4 4 】**

本発明の半導体装置は、上記の構成に加えて、上記貫通電極は、上記内壁絶縁膜上に形成された導電層を備えることが好ましい。

**【 0 0 4 5 】**

上記の構成によれば、この導電層は、上記のようにオーバーハングのない孔に形成されているため、その孔におけるカバレッジが良好なものになっている。したがって、この導電層により、貫通電極における電極との導通が良好なものになっている。また、後に孔に導電性ペーストあるいは絶縁性ペーストを充填した場合には、この導電層により導電性ペーストあるいは絶縁性ペースト中の不純物が半導体基板中に拡散することを防止することができる。

## 【0046】

本発明の半導体装置は、上記の構成に加えて、上記貫通電極は、上記孔に形成された内部埋め込み部を備えることが好ましい。上記の構成によれば、上記内部埋め込み部を備えているので、孔が空洞になることがないため、貫通電極の強度を向上させることができるとともに、半導体装置の強度を向上させることができる。また、前記内部埋め込み部は、絶縁物または導電物であってよい。内部埋め込み部に導電物を用いることにより、貫通電極における導通をより良好にすることができる。

## 【0047】

本発明の半導体装置の製造方法は、上記の課題を解決するために、半導体基板の表面に形成されたフィールド酸化膜、およびフィールド酸化膜上に形成された電極を有し、上記電極と電気的に接続するとともにフィールド酸化膜および上記半導体基板を貫通する貫通電極を形成する半導体装置の製造方法であって、フィールド酸化膜に半導体基板が露出するフィールド酸化膜開口部を形成する前処理工程と、上記フィールド酸化膜開口部にて露出する半導体基板の領域内に孔を形成する孔形成工程と、上記孔の内壁に内壁絶縁膜を形成する工程と、該内壁絶縁膜上に導電層を形成する工程を含む貫通電極形成工程と、を有することを特徴としている。

## 【0048】

上記の方法によれば、フィールド酸化膜開口部にて露出する半導体基板の領域内に孔を形成しているため、孔にフィールド酸化膜によるオーバーハングが生じない。このオーバーハングがないため、孔において良好なカバレッジで内壁絶縁膜および導電層を形成することができる。したがって、半導体基板との絶縁および導通の良好な貫通電極を形成することができる。つまり、導通の良好な貫通電極を有する半導体装置を提供することができる。また、素子領域(アクティブエリア)に貫通電極を形成しようとした場合、貫通電極の形成領域を避けるように半導体装置の回路を形成しなければならず、回路設計が複雑になり、回路面積が大きくなってしまう。しかしながら、上記の方法では、フィールド領域、特に電極パッド内に貫通電極が形成されているのでこのような問題はない。

**【 0 0 4 9 】**

本発明の半導体装置の製造方法は、上記の構成に加えて、上記内壁絶縁膜を形成する工程は、或る気圧下で前記孔を被覆するように絶縁物を印刷した後、上記気圧以上の気圧にすることによって前記孔の内壁に前記絶縁物の膜を形成する真空印刷工程を備えることが好ましい。

**【 0 0 5 0 】**

上記の方法によれば、孔にオーバーハングがなく、真空印刷を用いているため、より一層カバレジの良好な内壁絶縁膜を形成することができる。さらに、上記孔が微細であっても、上記真空印刷を用いることにより絶縁物の膜を形成することでき、良好な内壁絶縁膜を形成することができる。

**【 0 0 5 1 】**

本発明の半導体装置の製造方法は、上記の構成に加えて、前記真空印刷工程を複数回繰り返すことが好ましい。

**【 0 0 5 2 】**

上記の方法によれば、真空印刷工程を複数回繰り返すことにより、孔内によりボイドのない絶縁物の膜を形成することができる。

**【 0 0 5 3 】**

本発明の半導体装置の製造方法は、上記の構成に加えて、上記導電層を形成する工程は、或る気圧下で前記孔を被覆するように導電物を印刷した後、上記気圧以上の気圧にすることによって前記内壁絶縁膜上に前記導電物の層を形成する真空印刷工程を備えることが好ましい。

**【 0 0 5 4 】**

上記の方法によれば、孔にオーバーハングがなく、真空印刷を用いているため、より一層カバレジの良好な導電層を形成することができる。さらに、上記孔が微細であっても、上記真空印刷を用いることにより導電物の層を形成することでき、良好な導電層を形成することができる。

**【 0 0 5 5 】**

本発明の半導体装置の製造方法は、上記の構成に加えて、前記真空印刷工程を複数回繰り返すことが好ましい。

**【 0 0 5 6 】**

上記の方法によれば、真空印刷工程を複数回繰り返すことにより、孔内によりボイドのない導電物の膜を形成することができる。

**【 0 0 5 7 】**

本発明の半導体装置の製造方法は、上記の構成に加えて、さらに、孔に内部埋め込み部を形成する工程を備え、この内部埋め込み部を形成する工程は、或る気圧下で前記孔を被覆するように絶縁物あるいは導電物を印刷した後、上記気圧以上の気圧にすることによって前記孔に前記絶縁物あるいは導電物を充填する真空印刷工程を備えることが好ましい。

**【 0 0 5 8 】**

上記の方法によれば、孔にオーバーハングがなく、真空印刷を用いているため、孔内にボイドがなく絶縁物あるいは導電物を充填することができる。さらに、上記孔が微細であっても、上記真空印刷を用いることにより絶縁物あるいは導電物を充填することでき、良好な内部埋め込み部を形成することができる。

**【 0 0 5 9 】**

本発明の半導体装置の製造方法は、上記の構成に加えて、前記真空印刷工程を複数回繰り返し前記孔の内部に前記絶縁物あるいは導電物を充填することが好ましい。

**【 0 0 6 0 】**

上記の方法によれば、真空印刷工程を複数回繰り返すことにより、孔内によりボイドなく絶縁物あるいは導電物を充填することができる。

**【 0 0 6 1 】****【発明の実施の形態】****〔第一の実施形態〕**

本発明にかかる半導体装置の実施の一形態について、図 1 ないし図 1 1 に基づいて説明すれば以下のとおりである。

**【 0 0 6 2 】**

図 1 は、本実施の形態にかかる半導体装置の断面図である。なお、図 1 に示すように、半導体装置において、符号 1 は半導体基板、符号 2 はフィールド酸化膜



、符号 3 は絶縁保護膜、符号 4 は電極パッド（電極）、符号 9 は内壁絶縁膜、符号 10 はシードメタル（導電層）、符号 11 は内部埋め込み部、符号 12 は半導体基板 1 裏面の絶縁膜、符号 13 は再配線金属層（導体層）、符号 14 は再配線保護層（絶縁層）、符号 15 は貫通電極、符号 16 は半田ボール等の外部取り出し電極である。また、上記半導体基板 1 には、予め半導体素子が形成されている。

### 【0063】

本実施形態にかかる半導体装置は、図 1 に示すように、例えばシリコンからなる半導体基板 1 の表面に、フィールド酸化膜 2、絶縁保護膜 3、電極パッド 4 が形成されている。さらに、上記半導体装置では、半導体基板 1 の裏面に、絶縁膜 12 が形成されている。そして、電極パッド 4 及びフィールド酸化膜 2 を突き抜け、さらに半導体基板 1 を貫通して裏面に達する貫通電極 15 が形成されている。なお、本実施形態では、貫通電極 15 は、半導体基板 1 における孔に形成された内壁絶縁膜 9、その内壁絶縁膜 9 上に形成されているシードメタル層 10 および内部埋め込み部 11 から構成されている。

### 【0064】

より詳細には、電極パッド 4 には、フィールド酸化膜 2 に達する電極パッド開口部が形成されている。また、半導体基板 1 上に形成されているフィールド酸化膜 2 には、上記半導体基板 1 に達するフィールド酸化膜開口部が形成されている。このフィールド酸化膜開口部は、電極パッド開口部におけるフィールド酸化膜の領域内に形成されている。つまり、フィールド酸化膜開口部は、半導体基板 1 の表面における垂直方向から見たとき、電極パッド開口部内に形成されている。さらに、フィールド酸化膜 2 上には、半導体基板 1 上に集積されている半導体素子（図示せず）の入出力端子である電極パッド 4 が形成されている。この電極パッド 4 は、例えば Al、Cu、AlSi、AlCu 等の金属から形成されている。そして、フィールド酸化膜 2 および電極パッド 4 上には、これらフィールド酸化膜 2 および電極パッド 4 を保護するために、絶縁保護膜 3 が形成されている。また、上記フィールド酸化膜開口部では、半導体基板 1 の表面から裏面に貫通する孔が形成されている。この孔は、半導体基板 1 の表面における上記フィールド

酸化膜開口部の領域内に形成されている。つまり、上記孔は、半導体基板 1 の表面における垂直方向から見たとき、フィールド酸化膜開口部内に形成されている。以下、この半導体基板 1 の表面における上記フィールド酸化膜開口部の領域を、貫通電極形成領域とする。また、上記の構成では、半導体基板 1 の表面側における垂直方向から見た場合、電極パッド 4 が形成されている領域の内部に貫通電極（孔）が形成されている。

#### 【0065】

また、孔の内部（内壁）、貫通電極形成領域、フィールド酸化膜 2 の一部および電極パッド 4 の一部を覆うように内壁絶縁膜 9 が形成されている。つまり、電極パッド 4 には、内壁絶縁膜 9 に覆われていない部分がある。そして、内壁絶縁膜 9 上から電極パッド 4（電極パッド 4 の内壁絶縁膜 9 に覆われていない部分）上にかけてシードメタル層 10 が形成されている。さらに、上記孔には、内部埋め込み部 11 が充填されている。貫通電極 15 は、内壁絶縁膜 9、シードメタル層 10 および内部埋め込み部 11 から構成されている。上記貫通電極 15 は、電極パッド 4 に対してシードメタル層 10 により電氣的に接続されている。

#### 【0066】

また、半導体基板 1 の裏面には、裏面絶縁膜 12 が形成されている。そして、裏面絶縁膜 12 上には、配線パターンとなる再配線金属膜 13 が形成されている。この再配線金属膜 13 は、裏面絶縁膜 12 に形成されている裏面絶縁膜開口部を介して上記貫通電極 15 と電氣的に接続されている。さらに、裏面絶縁膜 12 および再配線金属膜 13 上には、これら裏面絶縁膜 12 および再配線金属膜 13 を保護するために、再配線保護膜 14 が形成されている。また、上記再配線保護膜 14 には、再配線金属膜 13 に達する再配線保護膜開口部が設けられており、この再配線保護膜開口部を介して外部と接続される外部取り出し電極としての半田ボール 16 が形成されている。

#### 【0067】

次いで、本実施形態にかかる半導体装置の製造方法について、図 2 ないし図 9 に基づいて説明する。

#### 【0068】

まず、図 2 を参照して、半導体基板 1 が露出する半導体基板露出開口部 5 c を形成する前処理工程について説明する。

【0069】

半導体素子が形成されている半導体基板 1 の電極パッド 4 付近の構造は、通常フィールド酸化膜 2、電極パッド 4 および絶縁保護膜 3 が形成されている。前処理工程では、まず、電極パッド 4 が露出するように、絶縁保護膜 3 に、電極パッド露出開口部（絶縁保護膜開口部）を形成する。次いで、この電極パッド露出開口部において、フィールド酸化膜 2 が露出するように、電極パッド 4 にフィールド酸化膜露出開口部（電極パッド（電極）開口部）を形成する。さらに、この電極パッド露出開口部において、半導体基板 1 が露出するように、フィールド酸化膜 2 に半導体基板露出開口部（フィールド酸化膜開口部）5 c を形成する。

【0070】

上記前処理工程は、例えば、半導体素子の形成工程で、ダイシングラインを形成するのと同様に、電極パッド 4 内に半導体基板 1 が露出するようにパターンニングすることで容易に行うことができる。なお、半導体素子の形成工程において、各開口部を形成していない場合には、レジストマスクを形成し、絶縁保護膜 3、電極パッド 4 及びフィールド酸化膜 2 を順次エッチング除去することで容易に形成することができる。

【0071】

例えば、通常のワイヤーボンディングを想定した電極が形成されている半導体基板 1 にこのような前処理工程を実施する場合は、電極パッド露出開口部 5 a を形成した後、電極パッド 4 上に開口部を有するレジストマスクを形成し、該レジストマスクの開口部における電極パッド 4 をドライエッチングにより除去して、フィールド酸化膜露出開口部 5 b を形成する。そして、レジストマスクを除去する。次いで、電極パッド 4 をエッチングした領域内（フィールド酸化膜露出開口部 5 b）におけるフィールド酸化膜 2 上に開口部を有するレジストマスクを形成し、該レジストマスクの開口部におけるフィールド酸化膜 2 をドライエッチングにより除去して、半導体基板露出開口部 5 c を形成する。そして、レジストマスクを除去する。これにより、半導体基板 1 を露出させることができる。

**【0072】**

上記のように、ワイヤーボンディング用に作製された通常の半導体基板においても、工程は増えるものの、半導体基板露出開口部 5c を形成することができる。

**【0073】**

次に、図3および図4を参照して、半導体基板1に孔6を形成する孔形成工程について説明する。

**【0074】**

孔形成工程では、まず、図3に示すように、半導体基板露出開口部 5c の半導体基板1が露出している領域（貫通電極形成領域）内に開口部を有するレジストマスク7を形成する。そして、半導体基板1にドライエッチング等により孔6を形成する。次いで、図4に示すように、レジストマスク7を剥離する。

**【0075】**

上記孔6の半導体基板1の表面における開口径は、形成する貫通電極のサイズや半導体基板露出開口部 5c にあわせて適したサイズを選択すればよい。また、レジストマスク7の厚みは、孔6における所定の深さまで半導体基板1をドライエッチングするのに必要な厚みとすればよい。また、レジストマスク7は有機溶剤やアッシング処理など既知の手法で剥離すればよい。

**【0076】**

本発明者らは、上記孔形成工程を、レジストマスク7における開口部を  $50\mu\text{m}$  角の開口径とし、レジストマスク7の厚みを  $10\mu\text{m}$  として行った。

**【0077】**

本発明者らが用いたドライエッチング装置では、レジストマスク7とシリコンからなる半導体基板7とのエッチング選択比が 1:15 程度であった。ここでは、エッチング深さの目標を  $120\mu\text{m}$  程度としたため、レジストマスクの厚みは  $7\mu\text{m}$  以上あれば良く今回は  $10\mu\text{m}$  とした。

**【0078】**

その結果、図3に示すように、半導体基板1において、孔6を形成することができた。なお、上記孔6は、レジストマスク7に対してわずかにサイドエッチが

進行したため、サイドエッチ部（オーバーハング）8が形成された。このサイドエッチ部8は、レジストマスク7の端部から $0.5\mu\text{m}\sim 1\mu\text{m}$ 進行していた。異方性を有するドライエッチングを用いたとしても、深いエッチングを行った場合には、このサイドエッチは避けることができない。したがって、レジストマスク7の開口部は、半導体基板露出開口部5cの径よりもサイドエッチを考慮して小さい径にする必要がある。つまり、レジストマスクの開口部の周と半導体基板露出開口部5cの周との最短の距離は、少なくとも $0.5\mu\text{m}$ 以上小さいことが好ましく、 $1.0\mu\text{m}$ 以上小さいことがより好ましい。

#### 【0079】

これにより半導体基板1に形成される孔6の形状は、半導体基板1の表面からオーバーハングのないわずかにテーパーがついた形状となる。なお、孔6の側壁のテーパーはエッチング条件により多少のコントロールができる。今回は $85^\circ\sim 90^\circ$ のテーパーとなるようにした。この孔6につくテーパーは、逆テーパーでなければ、このあとのプロセスに支障はない。

#### 【0080】

次に、図5ないし図7を参照して、半導体基板1に形成した孔6に、貫通電極を形成する貫通電極形成工程について説明する。この貫通電極形成工程では、孔6の内壁に内壁絶縁膜9およびシードメタル層10を形成した後、内部埋め込み部11を形成することにより貫通電極15を形成する。

#### 【0081】

この貫通電極形成工程では、まず、図5に示すように、内壁絶縁膜9を形成する。この内壁絶縁膜9は、半導体基板1の形成された孔6の内壁を絶縁するためのものである。後に導電性ペーストあるいは絶縁性ペーストを孔に充填した場合には、この内壁絶縁膜9により、導電性ペーストあるいは絶縁性ペースト中の不純物が半導体基板中に拡散することを防止することができる。

#### 【0082】

この内壁絶縁膜9は、 $\text{SiO}_2$ 等の酸化膜あるいは $\text{SiN}$ 、 $\text{AlN}$ 、等の窒化膜をCVD、蒸着により形成するか、または絶縁樹脂などの絶縁材料の膜をスプレーコーティング、スピンドコーティング、印刷、真空印刷等により形成すること

ができる。いずれの手法を用いても、半導体基板 1 の表面側に、つまり孔 6 の上部にオーバーハングがないため良好な内壁絶縁膜 9 を形成することができる。なお、真空印刷の利用方法については後に詳述する。

#### 【0083】

ここでは、内壁絶縁膜 9 を形成する一例として、CVD法を用いてSiO<sub>2</sub>からなる酸化膜を形成する場合について説明する。

#### 【0084】

CVD法を用いて酸化膜を形成する際には、半導体基板 1 側にバイアスをかけて、孔 6 内にSiO<sub>2</sub>を引き込むことにより内壁絶縁膜 9 を形成することができる。なお、孔 6 内に形成される内壁絶縁膜 9 の厚みは、半導体基板 1 の表面に形成された酸化膜の厚みの1/3から1/5程度の厚みとなる。

#### 【0085】

本発明者らは、半導体基板 1 の表面に、3 μmの酸化膜が形成されるように調整した。これにより、孔 6 の内壁には0.5 μm～0.6 μm程度の内壁絶縁膜 9 としての酸化膜を形成することができた。

#### 【0086】

また、後に形成される貫通電極 15 と電極パッド 4 との接続をとるために、電極パッド 4 が露出するように、内壁絶縁膜 9 の不要な部分はエッチング等により除去する。この内壁絶縁膜 9 の不要な部分の除去は、例えば、内壁絶縁膜 9 の孔 6 の内壁に形成された部分から電極パッド 4 の一部までを覆うようにレジストマスクを形成し、ドライエッチング等により内壁絶縁膜 9 の露出している部分を除去し、上記レジストマスクを剥離すればよい。これにより、レジストマスクによりマスクされた、半導体基板 1 の孔 6 内壁、半導体基板露出開口部 5c における半導体基板 1 の表面部分、フィールド酸化膜露出開口部 5b におけるフィールド酸化膜 2 の部分、および電極パッド 4 の一部を覆う内壁絶縁膜 9 を形成することができる。

#### 【0087】

次いで、貫通電極形成工程では、図 6 に示すように、内壁絶縁膜 9 上からシードメタル層（導電層）10を形成する。このシードメタル層 10 は、Ti、Cu

、Al、CuNiなどの金属等の導体をスパッタ、蒸着、CVD、メッキ等により形成するか、あるいは、導電性ペースト等の導電材料をスプレーコーティング、スピンコーティング、印刷、真空印刷等により形成することができる。いずれの手法にしても、半導体基板1の表面側に、つまり孔6の上部にオーバーハングがないため良好なシードメタル層10を形成することができる。従って、このシードメタル層10により、半導体基板1の表面と裏面とで良好な導通が得られる。また、後に導電性ペーストあるいは絶縁性ペーストを孔に充填した場合には、このシードメタル層10により、導電性ペーストあるいは絶縁性ペースト中の不純物が半導体基板中に拡散することを防止することができる。

#### 【0088】

本発明者らは、半導体基板1の表面側からスパッタにより、シードメタル層10として、Ti層およびCu層を形成した。半導体基板1の表面側では、Ti層が $0.1\mu\text{m}$ 、Cu層が $0.3\mu\text{m}$ 形成された。孔6内壁には、Ti層、Cu層とも半導体基板1の表面側に形成されたTi層、Cu層の厚さの $1/3$ から $1/5$ 程度の膜厚のTi層およびCu層が形成された。

#### 【0089】

次いで、図7に示すように、内壁絶縁層9およびシードメタル層10が形成された孔6に内部埋め込み部11を形成する。この内部埋め込み部11は、例えば、電解メッキ、導電性ペーストの充填、絶縁性ペーストの充填等により行うことができる。

#### 【0090】

ここでは、内部埋め込み部11を形成する一例として、電解CuメッキによりCuからなる内部埋め込み部11を形成する場合について説明する。

#### 【0091】

まず、上記シードメタル層10が開口するように、レジストマスクを形成する。そして、電解Cuメッキを行うことにより内部埋め込み部11を形成することができる。

#### 【0092】

また、内部埋め込み部11を形成した後は、レジストマスクを剥離する。さら

に、形成された内部埋め込み部 11 をマスクとして、露出している Ti 層および Cu 層からなるシードメタル層 10 を薬液でエッチング除去する。これにより、図 7 に示す半導体装置の構造が得られる。

#### 【0093】

この電解メッキにより、完全にボイドがなく孔 6 を埋めるためには、長い時間がかかる。そこで、導電性ペーストを印刷することにより孔 6 を埋め、内部埋め込み部 11 を形成することが、短時間で処理する上で好ましい。また、上記のように、Ti 層： $0.1\mu\text{m}$ 、Cu 層： $0.3\mu\text{m}$  とシードメタル層 10 の厚みが薄い場合には、このシードメタル層 10 だけでは、貫通電極としての抵抗が高くなるため、導電性ペーストで孔 6 を埋めて内部埋め込み部 11 を形成することにより、貫通電極の抵抗値を下げるができる。

#### 【0094】

また、シードメタル層 10 として、例えばスパッタにより Al 層を  $1\mu\text{m}$  以上形成するなど、抵抗値が必要十分である場合には、特に内部埋め込み部 11 を形成する必要はない。ただし、絶縁性ペーストを埋めて内部埋め込み部 11 を形成して、孔 6 の内部を補強することが好ましい。つまり、内部埋め込み部 11 により貫通電極の強度を向上させるとともに、半導体装置の強度を向上させることができる。

#### 【0095】

さらに、導電性ペーストや絶縁性ペーストは、真空印刷技術を用いて印刷することが好ましい。この真空印刷技術を用いることにより、微細で深い孔にも良好に上記のようなペーストを充填することができる。

#### 【0096】

この真空印刷技術は、真空雰囲気下において、ペースト材料を孔に印刷し、孔内に該ペースト材料を押し込み充填する工程と、印刷後に圧力を挙げることにより、孔内部と孔外部との差圧によりペースト材料を孔内に引き込む工程とを含む印刷方式である。なお、印刷後の圧力は常圧より高い圧力でも良い。この真空印刷技術では、通常、真空度は  $1.333\text{Pa}\sim 3.9\text{kPa}$  程度であり、好ましくは  $13.3\text{Pa}\sim 66.6\text{Pa}$  程度である。また、ペースト材料の粘度は通常  $20\text{Pa}\cdot\text{s}\sim 200\text{Pa}\cdot\text{s}$  であるこ



とが好ましい。

#### 【0097】

特にアスペクト比の大きな孔にペースト材料を埋め込む場合には、真空印刷を複数回繰り返すことで孔内部に十分なペーストを埋め込むことが可能となり、孔底部での未充填を防止することができる。

#### 【0098】

次に、図8および図9を参照して、半導体基板1の裏面に貫通電極15を電氣的に導通させる後処理工程について説明する。この後処理工程は、既知の手法を用いればよいが、ここでは、その一例について説明する。

#### 【0099】

まず、図8に示すように、半導体基板1の裏面から裏面研磨することで貫通電極15を露出させる。なお、必要に応じて、必要に応じてポリッシングやエッチング処理により研磨面を整えればよい。

#### 【0100】

なお、本発明者らは、孔6の深さ、つまり貫通電極15を $120\mu\text{m}$ としたため、半導体基板1が $100\mu\text{m}$ となるまで、半導体基板1の裏面を研磨した。これにより、貫通電極15を露出させることができた。

#### 【0101】

次いで、この研磨した半導体基板1の裏面に裏面絶縁膜12を形成し、貫通電極15と、半導体基板1がリークするのを防止する。絶縁膜12としては、 $\text{SiO}_2$ 等の酸化膜や $\text{SiN}$ 、 $\text{AlN}$ 等の窒化膜をCVDで形成したり、絶縁樹脂を塗布するなどの手法がある。

#### 【0102】

次いで、貫通電極15が露出するように、裏面絶縁膜12に裏面絶縁膜開口部を形成する。この裏面絶縁膜開口部の形成は、レジストマスクを形成してドライエッチングにより絶縁膜12をエッチングすることにより行うことができる。また、裏面絶縁膜12を感光性の絶縁樹脂を用いて形成すれば、フォトリソで貫通電極15が露出する裏面開口部を容易に形成することができる。これにより、貫通電極15は完成であり、半導体基板1の表面と、裏面との導通を図ることがで

きる。なお、内部埋め込み部 11 に絶縁性材料を用いた場合には、シード金属層 10 が露出するように、裏面開口部を形成すればよい。

#### 【0103】

また、図 9 に示すように、上記貫通電極 15 に対する外部取り出し電極を形成する再配線工程を行う。この再配線工程では、まず、絶縁膜 12 上に配線パターンとなる再配線金属層（導体層）13 を形成する。そして、再配線金属層 13 上に再配線絶縁層（絶縁層）14 を形成する。その後、再配線絶縁層 14 に再配線金属層 13 が露出する再配線金属層露出開口部を形成する。最後に、この再配線金属露出開口部から露出する再配線金属層 13 と電氣的に導通する半田ボール等の外部取り出し電極を形成する（図 1 参照）。これにより、半導体基板 1 の裏面において、貫通電極 15 から、再配線金属層 13 および外部取り出し電極を介して外部に対して電氣的に接続可能になる。また、再配線金属層 13 のパターンによって、半導体基板 1 の裏面における任意の位置に外部取り出し電極を形成することができる。

#### 【0104】

また、図 10 に示すように、再配線金属層 13 を形成することなく、貫通電極 15 に対して、半田ボール等の外部取り出し電極（入出力端子）16 を直接形成することも可能である。

#### 【0105】

以上の半導体装置の製造方法では、半導体基板 1 に貫通電極 15 を形成することが可能である。そして、この貫通電極 15 では、半導体基板 1 に形成される孔の半導体基板 1 の表面における開口部に、フィールド酸化膜 2 のオーバーハングが形成されていないため、孔の内壁において内壁絶縁膜 9 およびシード金属層 10 を良好に形成される。つまり、上記半導体装置では、内壁絶縁膜 9 により半導体基板 1 に対する貫通電極の絶縁を得られる。さらに、上記シード金属層 10 により半導体基板 1 の表面と裏面とで良好な導通が得られる。従って、上記半導体装置では、これら内壁絶縁膜 9、シード金属層 10 により高信頼性の貫通電極が得られる。また、電極パッド 4 を貫通して貫通電極が形成されているため、半導体装置を小型化することができる。また、素子領域（アクティブエリア）に

貫通電極 15 を形成しようとした場合、貫通電極 15 の形成領域を避けるように半導体装置の回路を形成しなければならず、回路設計が複雑になり、回路面積が大きくなってしまう。しかしながら、上記のようにフィールド領域、特に電極パッド 4 内に貫通電極 15 が形成すれば、このような問題はない。

#### 【0106】

また、上記の半導体装置の製造方法を用いて製造されたチップサイズパッケージ(CSP)の半導体装置の一例を図 11 に基づいて説明する。

#### 【0107】

図 11 に示すように、上記 CSP の半導体装置では、半導体装置の電極パッド 4 と外部取り出し電極 16 とが、貫通電極 15 および再配線金属層 13 を介して接続されており、非常に小型化・薄型化が図られている。上記の製造方法を用いることにより、貫通電極を良好に形成することができるため、ワイヤを用いず、リアルチップサイズの CSP を実現できる。すなわち、図 11 を見れば分かるように、従来ではワイヤで電極を外部に広げて取り出していたものを、貫通電極 15 を用いて半導体装置のチップ裏面の領域に半田ボール 16 として取り出すことで、リアルチップサイズのパッケージとなっている。

#### 【0108】

さらに、この CSP を複数積層することでより高密度なマルチチップモジュールの実現が可能となる。

#### 【0109】

##### 〔第二の実施形態〕

本発明にかかる半導体装置の他の実施形態について、図 12 ないし 15 を用いて説明すれば以下のとおりである。なお、説明の便宜上、前記第一の実施形態に示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。本実施形態では、第一の実施形態において、半導体基板において形成される貫通電極の位置が異なるものである。つまり、半導体素子が作り込まれた半導体基板のフィールド領域に貫通電極を形成し、この貫通電極と入出力端子である電極パッドとが接続された半導体装置の一例である。また、フィールド領域とは、半導体基板表面における半導体素子が形成されていない領域のことをい

う。

### 【0110】

以下図12ないし図15に基づいて、本実施形態の半導体装置の製造方法について説明する。

### 【0111】

半導体基板の電極パッド付近の代表的な構造を図12に示す。半導体基板1上にフィールド酸化膜2が形成され、そのフィールド酸化膜2上に、電極パッド4を形成されている。さらに、フィールド酸化膜2および電極パッド4上に、絶縁保護膜3が形成されている。そして、上記絶縁保護膜3に電極パッド4が露出する電極パッド露出開口部、およびフィールド酸化膜2が露出するフィールド酸化膜露出開口部を形成する。さらに、フィールド酸化膜露出開口部において露出しているフィールド酸化膜2に、半導体基板1の表面が露出する半導体基板露出開口部が形成されている。この半導体基板露出開口部が、貫通電極形成領域5となる。上記のように、本実施形態は、第一の実施形態において、電極パッド4に形成されていたフィールド酸化膜露出開口部がなく、さらに電極パッド4が異なる位置に形成されているものである。

### 【0112】

なお、半導体基板露出開口部（貫通電極形成領域5）およびフィールド酸化膜露出開口部は、半導体素子の形成工程でダイシングラインを形成するのと同様に、パターニングすることにより容易に形成することができる。また、半導体素子形成工程において、半導体基板露出開口部（貫通電極形成領域5）およびフィールド酸化膜露出開口部を形成していない場合には、レジストマスクを形成し、絶縁保護膜3およびフィールド酸化膜2を順次エッチング除去することにより、半導体基板露出開口部（貫通電極形成領域5）およびフィールド酸化膜露出開口部を形成することができる。

### 【0113】

本実施形態の半導体装置の製造方法では、図12で示した半導体基板において、図13に示すように、貫通電極形成領域5において開口部を有するレジストマスク7を形成する。上記孔6の半導体基板1の表面における開口径は、形成する

貫通電極のサイズや上記貫通電極形成領域 5 のサイズにあわせて適したサイズを選択すればよい。また、レジストマスク 7 の厚みは、所定の深さを、ドライエッチング等を行うのに必要な厚みとすればよい。そして、ドライエッチング等により孔 6 を形成する。

#### 【0114】

本発明者らは、レジストマスクの開口径を  $10\ \mu\text{m}$  角、レジストマスク 7 の厚みを  $7\ \mu\text{m}$  として孔 6 を形成した。第一の実施形態でも記載したように、本発明者らが用いたドライエッチング装置では、レジストマスクとシリコンのエッチング選択比が  $1:15$  程度であった。エッチング深さを、 $70\ \mu\text{m}$  程度を目標としたために、レジストマスク 7 の厚みは  $5\ \mu\text{m}$  以上あれば良く今回は  $7\ \mu\text{m}$  とした。なお、レジストマスク 7 に対してシリコンにわずかながらサイドエッチングが進行した（サイドエッチ部 8）。このサイドエッチ部 8 は、測定したところ  $0.3 \sim 1\ \mu\text{m}$  程度であった。しかしながら、フィールド酸化膜 2 に対しては、サイドエッチ部が形成されなかった。

#### 【0115】

次いで、図 14 に示すように、レジストマスク 7 を剥離する。次に、孔 6 の内壁を絶縁するために、第一の実施形態と同様に、CVDにて内壁絶縁膜 9 としての  $\text{SiO}_2$  からなる酸化膜を形成した。この内壁絶縁膜 9 は、半導体基板 1 の表面における孔 6 の開口部にフィールド酸化膜 2 のオーバーハング部がないため、良好に形成することができる。

#### 【0116】

本発明者らは、半導体基板 1 の表面に  $1.5\ \mu\text{m}$  の酸化膜が形成されるように調整した。これにより、孔 6 の内壁には、 $0.3 \sim 0.5\ \mu\text{m}$  程度の内壁絶縁膜 9 となる酸化膜を形成することができた。

#### 【0117】

さらに、後に形成される貫通電極と電極パッド 4 との接続をとるために、電極パッド 4 および絶縁保護膜 3 上に形成された酸化膜（酸化膜の不要部分）は、エッチング等により除去する。この除去は、たとえば、フォトリソを形成し、露光・現像を行った後、酸化膜をドライエッチングすることで行うことができる。

。つまり、フィールド酸化膜露出開口部において露出しているフィールド酸化膜 2、半導体基板露出開口部において露出している半導体基板 1 および孔 6 の内壁の形成した酸化膜を残して、ドライエッチングすることにより、内壁絶縁膜 9 を形成することができる。この酸化膜をドライエッチングした後、フォトレジストを除去する。

#### 【0118】

次いで、図 15 に示すように、孔 6 の内部から電極パッド 4 にかけて導電層 19 を形成する。この導電層 19 は、貫通電極と電極パッド 4 とを電氣的に導通させるためのものである。この導電層 19 は、貫通電極の構成要素となっている。

#### 【0119】

この導電層 19 は、例えば、半導体基板 1 の表面側からスパッタにより A1 層を形成し、この A1 層を入出力端子である電極パッド部 4 と接続した形にエッチングによりパターンニングすることにより形成することができる。この導電層 19 は、半導体基板 1 の表面における孔 6 の開口部にフィールド酸化膜 2 のオーバーハング部がないため、良好に形成することができる。

#### 【0120】

次いで、孔 6 に導電性ペーストを充填して、内部埋め込み部 20 を形成することにより貫通電極を形成する。導電性ペーストの充填は、孔 6 が露出するように開口したスクリーンマスクを用いて導電性ペーストを印刷することにより達成することができる。この内部埋め込み部 20 は、導電層 19 が貫通電極としての必要十分な抵抗値を有する場合には、特に形成する必要はない。ただし、絶縁性ペースト等を埋めて内部埋め込み部 20 を形成して、孔 6 の内部を補強することが好ましい。これにより、良好な貫通電極を形成することができる。

#### 【0121】

本実施形態では、孔 6 における半導体基板 1 の表面側にオーバーハング部が形成されないため、導電性ペーストを孔 6 に気泡がなく印刷することができる。つまり、導電性ペーストにボイドが形成されず、良好な貫通電極を形成することができる。

#### 【0122】

本発明者らは、導電層 19 として、スパッタにより半導体基板 1 の表面側から Al 膜を  $1\ \mu\text{m}$  形成した。このとき、孔 6 の内壁には、 $1/3 \sim 1/5\ \mu\text{m}$  程度の膜厚の Al 膜が形成された。この膜厚では、電極として不十分であると考えられるため、今回は、真空印刷により導電性ペースト 20 を孔 6 に埋め込み貫通電極とした。今回は孔 6 の径に対して孔 6 の深さが深いため、一度の印刷では埋まりきらず 4～5 回の印刷を行った。

#### 【0123】

以降の工程は、第一の実施形態と同様の手法が適用できる。

#### 【0124】

以上の半導体装置の製造方法により、半導体基板に貫通電極を形成することが可能であり、この貫通電極は、半導体基板 1 の表面に形成される孔の開口部にフィールド酸化膜のオーバーハングがないため、半導体基板との絶縁、および電極パッドとの良好な導通が得られた高信頼性の貫通電極を有する半導体装置を提供することができる。

#### 【0125】

本発明によれば、半導体基板表面上に、フィールド酸化膜を介して形成されたパッド電極と半導体装置表面から裏面に達する貫通電極とが電氣的に接続された半導体装置において、前記半導体基板表面上のフィールド酸化膜の開口内部に貫通電極の開口部が形成された構造であるため、貫通電極の開口上部のオーバーハングが解消され、貫通電極の内壁絶縁や貫通電極内の導電膜が良好なカバレッジで形成される。これにより埋め込み電極の形成が良好にできるため、信頼性の高い貫通電極を得ることができる。

#### 【0126】

さらに、貫通電極の内壁に絶縁層あるいは導電層を形成する方法として真空印刷技術を用いたことにより、貫通電極の内壁絶縁や貫通電極内の導電膜の良好なカバレッジと共に、 $10\ \mu\text{m}$  という微細な孔にもボイドの無い、さらに良好な埋め込み電極の形成が可能となり、極めて信頼性の高い貫通電極を得ることが可能となる。

#### 【0127】

本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

#### 【0 1 2 8】

##### 【発明の効果】

以上のように、本発明の半導体装置は、半導体基板と、フィールド酸化膜開口部を有するフィールド酸化膜と、フィールド酸化膜上に形成されている電極と、上記フィールド酸化膜開口部および半導体基板に形成されている孔を介して上記電極に電氣的に接続されている貫通電極とを有する半導体装置であって、上記孔は、上記半導体基板の垂直方向から見たとき、上記フィールド酸化膜開口部内に形成されている構成である。言い換えると、本発明の半導体装置は、貫通電極を有する半導体装置であって、上記貫通電極は、フィールド酸化膜に形成されたフィールド酸化膜開口部、半導体基板に形成された孔に形成されており、上記孔は、上記半導体基板の垂直方向から見たとき、上記開口部内に形成されている構成である。

#### 【0 1 2 9】

上記の構成によれば、フィールド酸化膜によるオーバーハングのない構成となっているので、上記孔においてカバレッジの良好な貫通電極を形成することができるため、導通の良好な貫通電極を有する半導体装置を提供することができる。

#### 【0 1 3 0】

また、本発明の半導体装置では、前記電極は、電極開口部を有する電極であり、前記貫通電極は、前記電極開口部を介して該電極と接続されていることが好ましい。また、前記フィールド酸化膜開口部は、上記半導体基板の垂直方向から見たとき、前記電極開口部内に形成されていることが好ましい。これにより、電極開口部を介して貫通電極が形成されているので、貫通電極を形成する領域を縮小することができ、半導体装置を小型化することができる。

#### 【0 1 3 1】

本発明の半導体装置は、上記の構成に加えて、前記貫通電極は、前記孔の内壁に形成された内壁絶縁膜を備えることが好ましい。また、上記貫通電極は、上記



内壁絶縁膜上に形成された導電層を備えることが好ましい。さらに、上記貫通電極は、上記孔に形成された内部埋め込み部を備えることが好ましい。

#### 【0132】

上記の構成によれば、この内壁絶縁膜、導電層、内部埋め込み部は、上記のようにオーバーハングのない孔に形成されているため、その孔におけるカバレッジが良好なものとなっている。また、上記内部埋め込み部により貫通電極の強度を向上させることができるとともに、半導体装置の強度を向上させることができる。

#### 【0133】

前記内部埋め込み部は、絶縁物または導電物であってよい。内部埋め込み部に導電物を用いることにより、貫通電極における導通をより良好にすることができる。

#### 【0134】

以上のように、本発明の半導体装置の製造方法は、半導体基板の表面に形成されたフィールド酸化膜、およびフィールド酸化膜上に形成された電極を有し、上記電極と電気的に接続するとともにフィールド酸化膜および上記半導体基板を貫通する貫通電極を形成する半導体装置の製造方法であって、フィールド酸化膜に半導体基板が露出するフィールド酸化膜開口部を形成する前処理工程と、上記フィールド酸化膜開口部にて露出する半導体基板の領域内に孔を形成する孔形成工程と、上記孔の内壁に内壁絶縁膜を形成する工程と、該内壁絶縁膜上に導電層を形成する工程を含む貫通電極形成工程と、を有する構成である。

#### 【0135】

上記の方法によれば、孔にフィールド酸化膜によるオーバーハングが生じないため、孔において良好なカバレッジで内壁絶縁膜および導電層を形成することができる。したがって、半導体基板との絶縁および導通の良好な貫通電極を形成することができる。つまり、導通の良好な貫通電極を有する半導体装置を提供することができる。

#### 【0136】

また、本発明の半導体装置の製造方法は、上記内壁絶縁膜を形成する工程、上記導電層を形成する工程は、真空印刷工程を備えることが好ましい。

**【0 1 3 7】**

上記の方法によれば、孔にオーバーハングがなく、真空印刷を用いているため、より一層カバレジの良好な内壁絶縁膜、導電層を形成することができる。さらに、上記孔が微細であっても、上記真空印刷を用いているため、良好な内壁絶縁膜、導電層を形成することができる。

**【0 1 3 8】**

本発明の半導体装置の製造方法は、上記の構成に加えて、前記真空印刷工程を複数回繰り返すことが好ましい。上記の方法によれば、真空印刷工程を複数回繰り返すことにより、孔内によりボイドのない内壁絶縁膜および導電層の膜を形成することができる。

**【0 1 3 9】**

また、本発明の半導体装置の製造方法は、さらに、孔に内部埋め込み部を形成する工程を備え、この内部埋め込み部を形成する工程は、真空印刷工程を備えることが好ましい。これにより、孔にオーバーハングがなく、真空印刷を用いているため、孔内にボイドのない内部埋め込み部を形成することができる。さらに、上記孔が微細であっても、上記真空印刷を用いることにより、良好な内部埋め込み部を形成することができる。また、前記真空印刷工程を複数回繰り返し前記孔の内部に前記絶縁物あるいは導電物を充填することが好ましい。これにより、孔内によりボイドのない内部埋め込み部を形成することができる。

**【図面の簡単な説明】****【図 1】**

本発明の実施の一形態にかかる半導体装置の断面図である。

**【図 2】**

本発明の実施の一形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

**【図 3】**

本発明の実施の一形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

**【図 4】**

本発明の実施の一形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

【図 5】

本発明の実施の一形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

【図 6】

本発明の実施の一形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

【図 7】

本発明の実施の一形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

【図 8】

本発明の実施の一形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

【図 9】

本発明の実施の一形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

【図 1 0】

上記半導体装置の製造方法の変形例を説明する断面図である。

【図 1 1】

上記半導体装置の変形例であるチップサイズパッケージ（C S P）を示す断面図である。

【図 1 2】

本発明の他の実施形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

【図 1 3】

本発明の他の実施形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

【図 1 4】

本発明の他の実施形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

【図 1 5】

本発明の他の実施形態にかかる半導体装置の製造方法における製造工程を説明する断面図である。

【図 1 6】

従来の貫通電極を有する半導体装置の断面図である。

【図 1 7】

従来の貫通電極を有する他の半導体装置の断面図である。

【図 1 8】

従来の貫通電極を有する半導体装置の製造方法における製造工程を説明する断面図である。

【図 1 9】

従来の貫通電極を有する半導体装置の製造方法における製造工程を説明する断面図である。

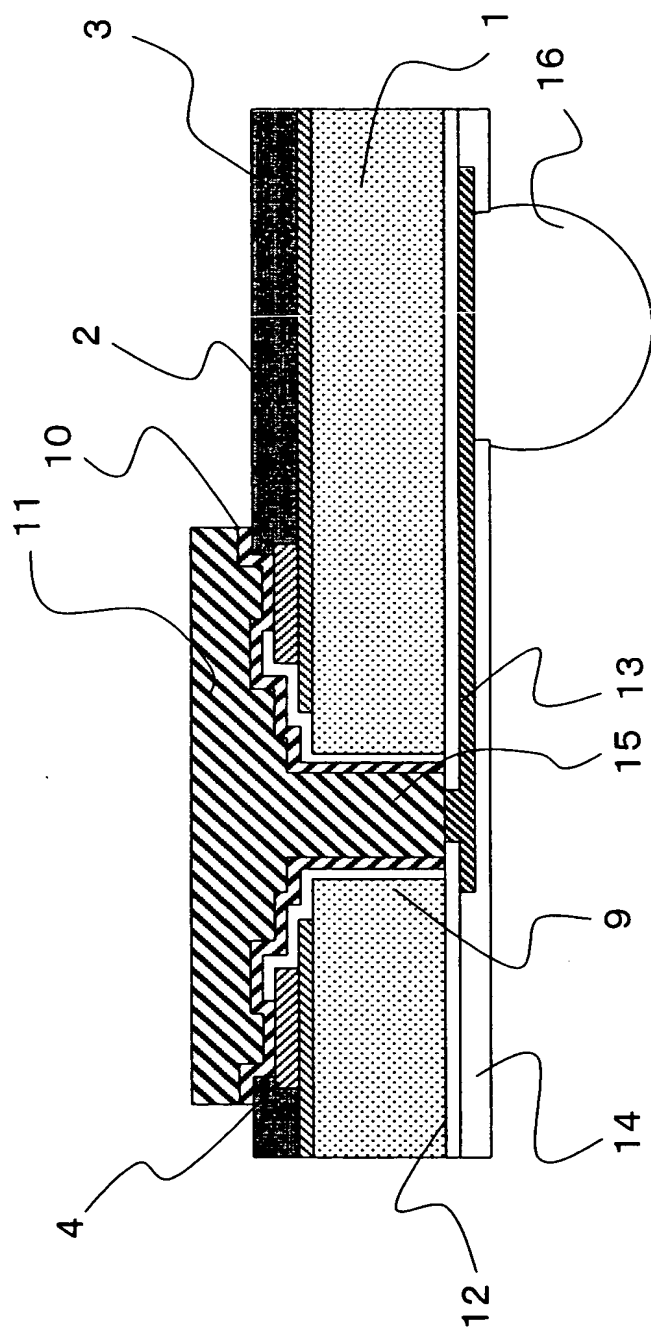
【符号の説明】

- 1 半導体基板
- 2 フィールド酸化膜
- 3 絶縁保護膜
- 4 電極パッド（電極）
- 5 貫通電極形成領域
- 5 c 半導体基板露出開口部
- 6 孔
- 7 レジストマスク
- 9 内壁絶縁膜
- 1 0 シードメタル層（導電層）
- 1 1 内部埋め込み部
- 1 2 絶縁膜
- 1 3 再配線金属層（導体層）

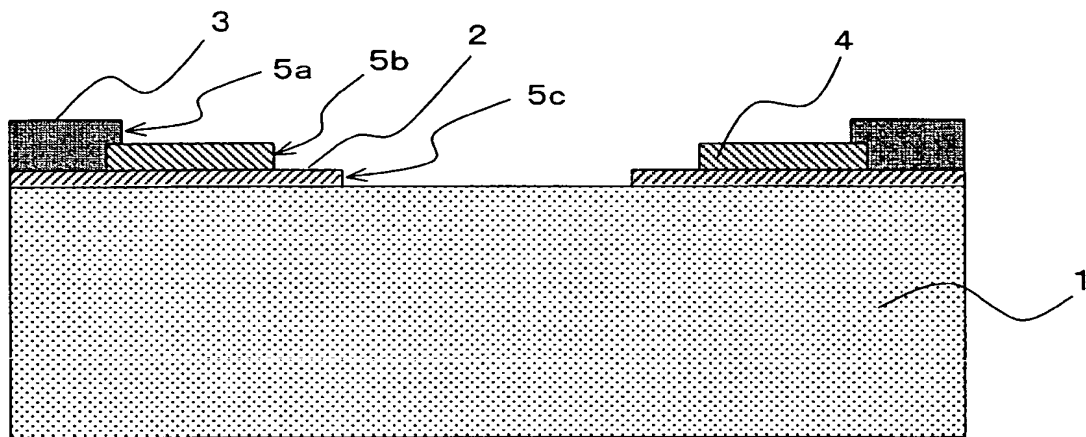
- 1 4 再配線保護膜（絶縁層）
- 1 5 貫通電極
- 1 6 半田ボール（外部取り出し電極）
- 1 9 導電層
- 2 0 内部埋め込み部

【書類名】 図面

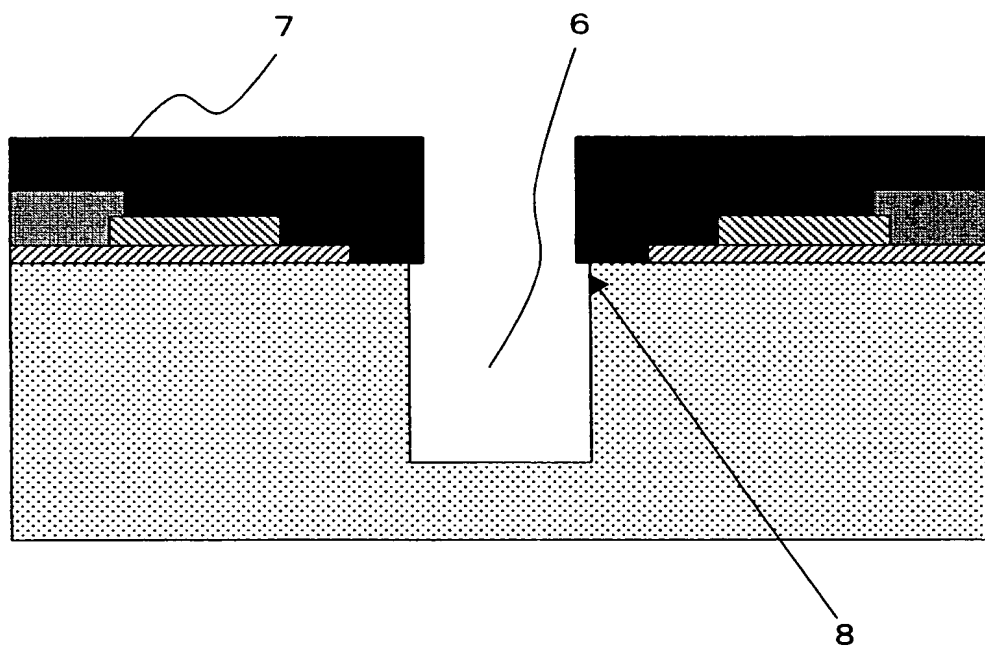
【圖 1】



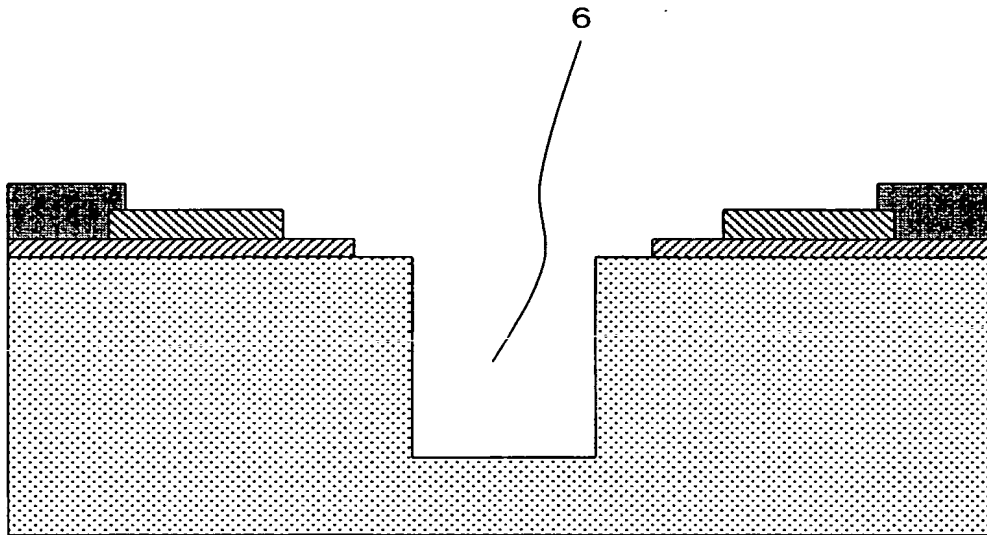
【図 2】



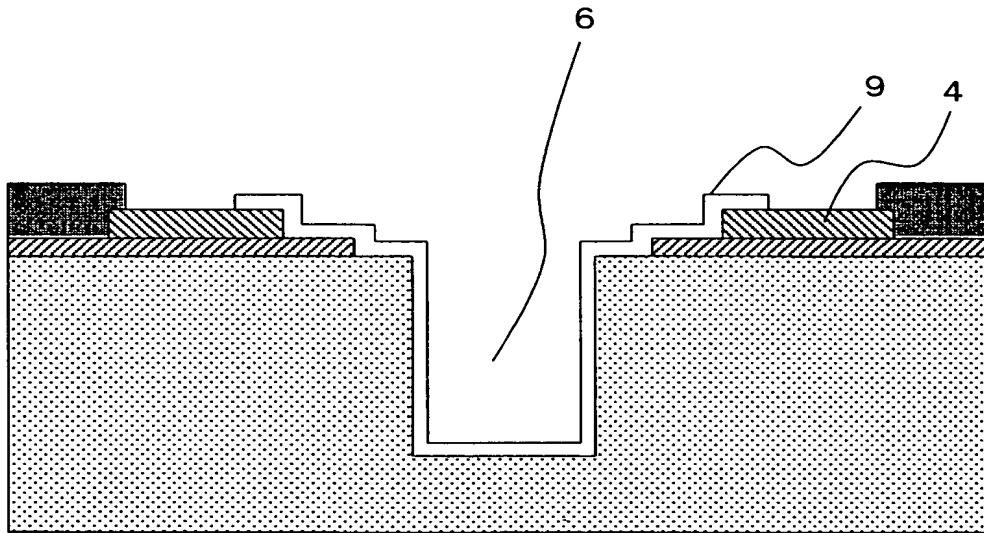
【図 3】



【図 4】

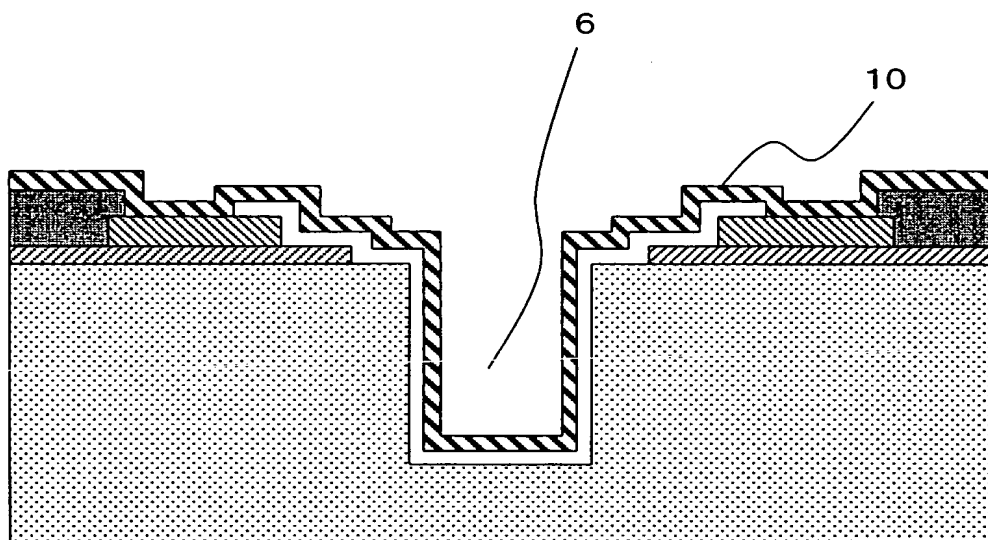


【図 5】

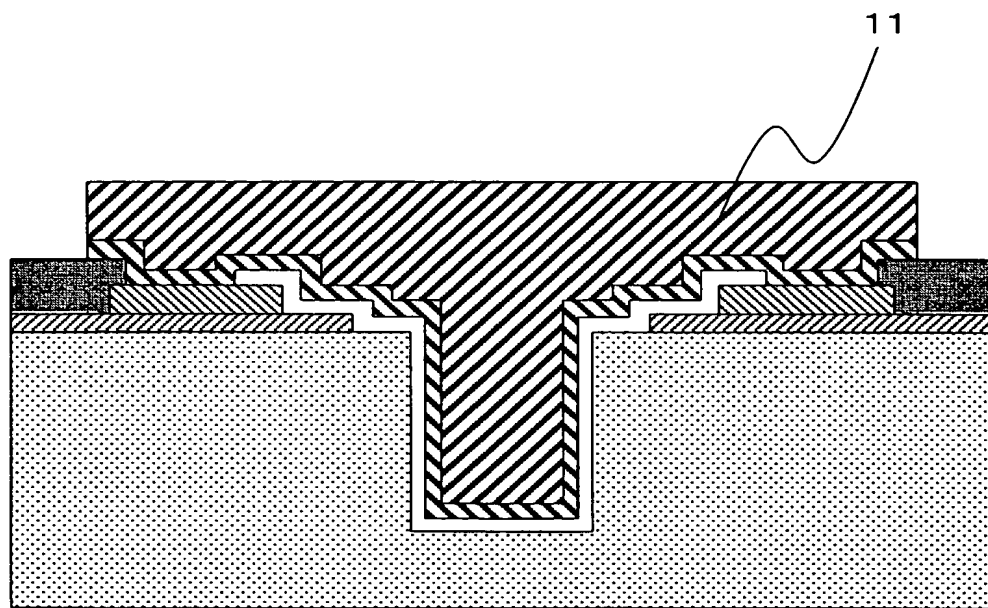




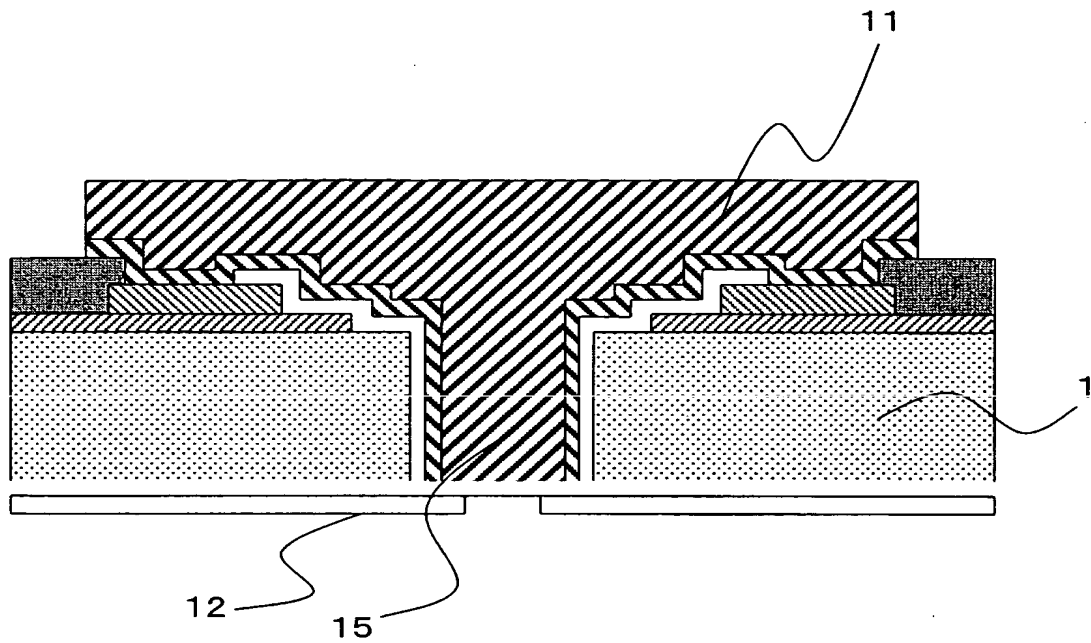
【図 6】



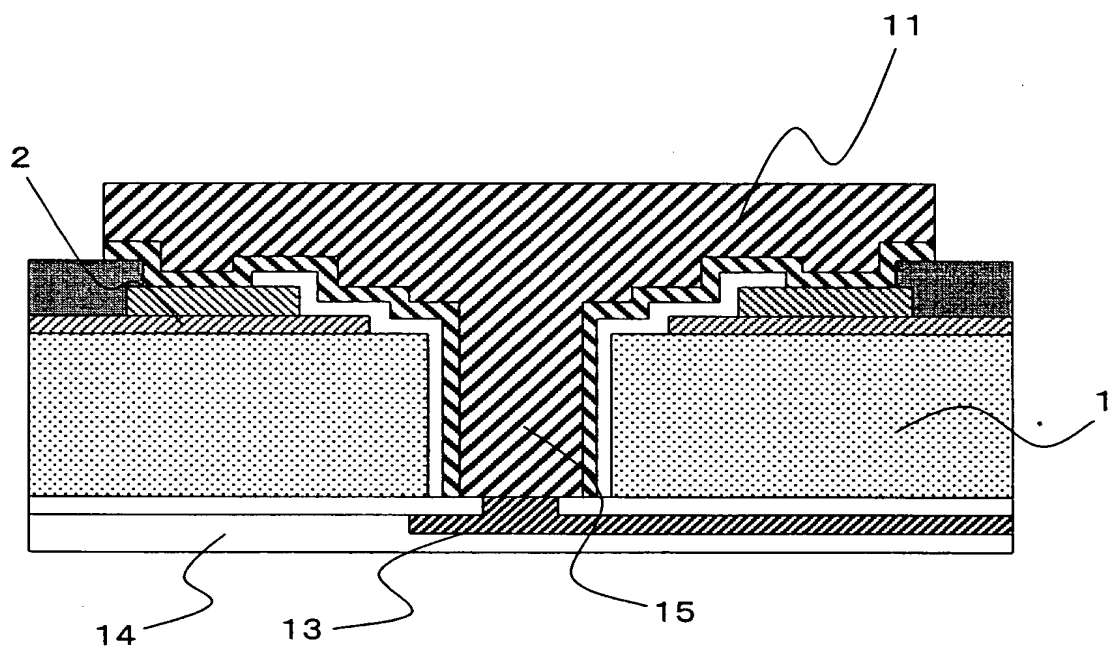
【図 7】



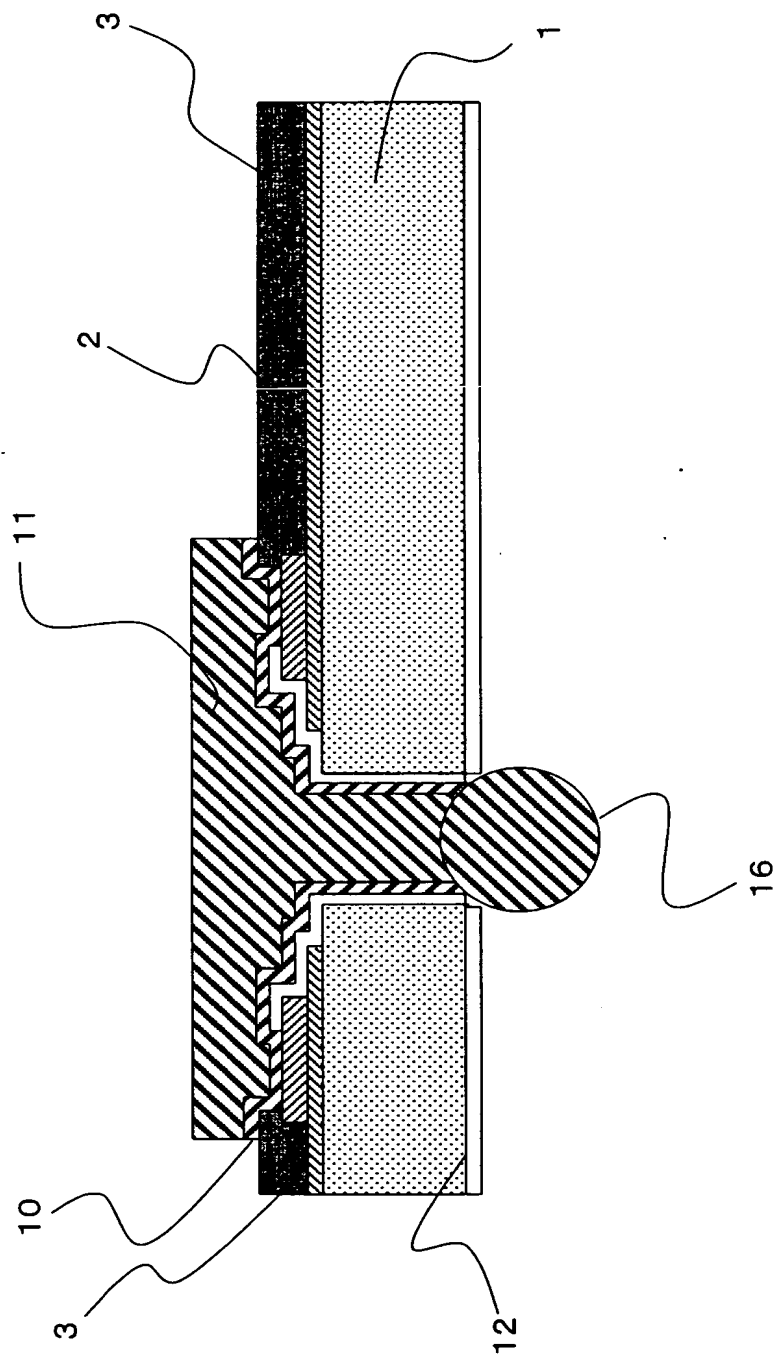
【図 8】



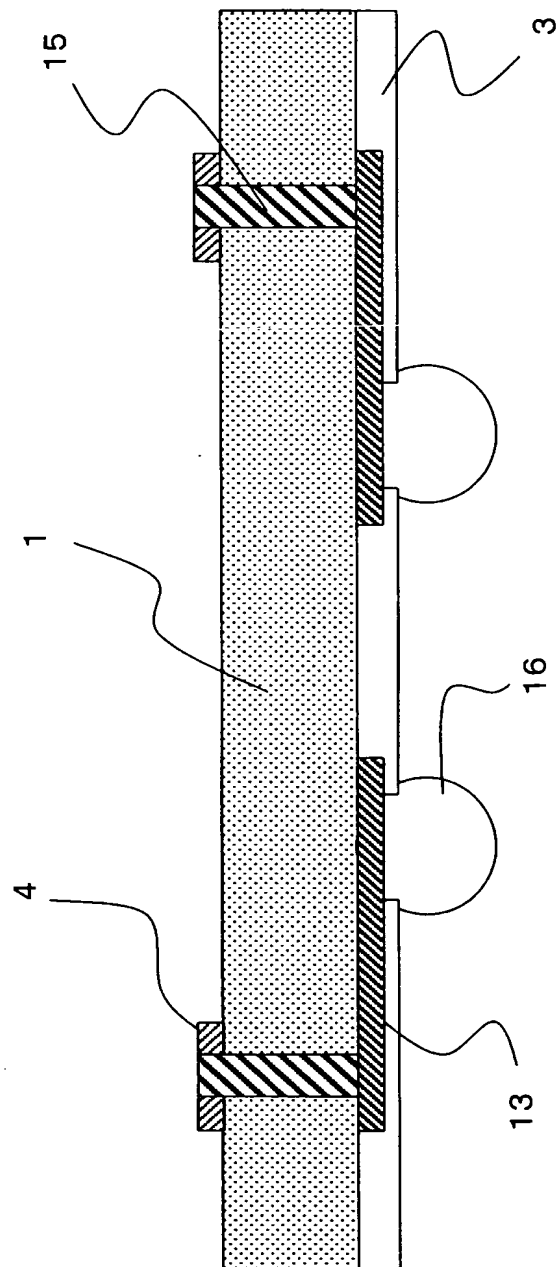
【図 9】



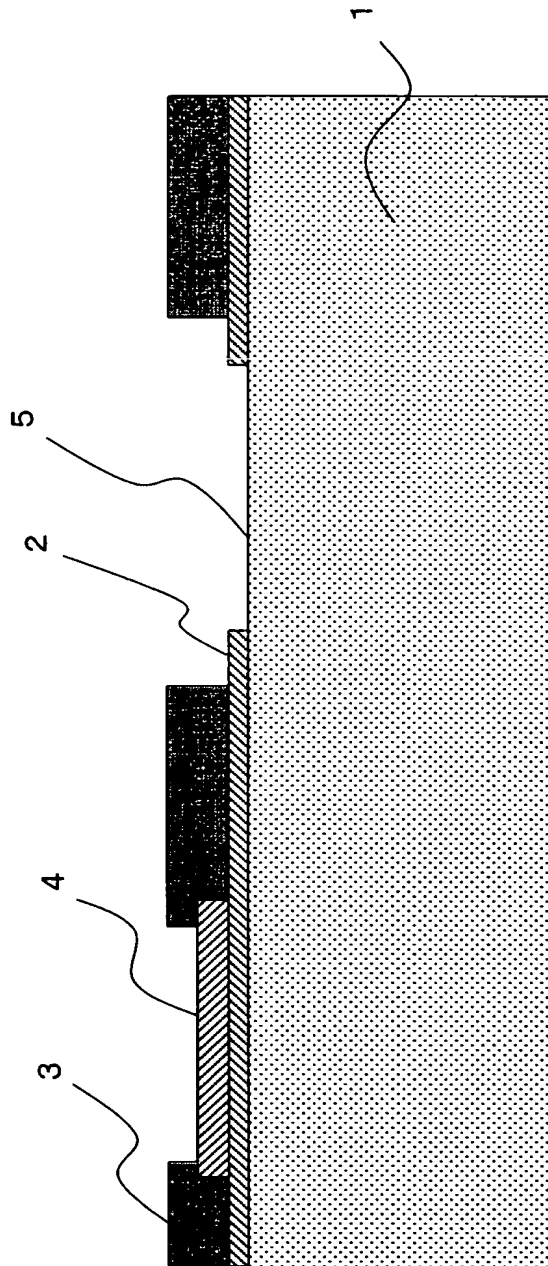
【図 10】



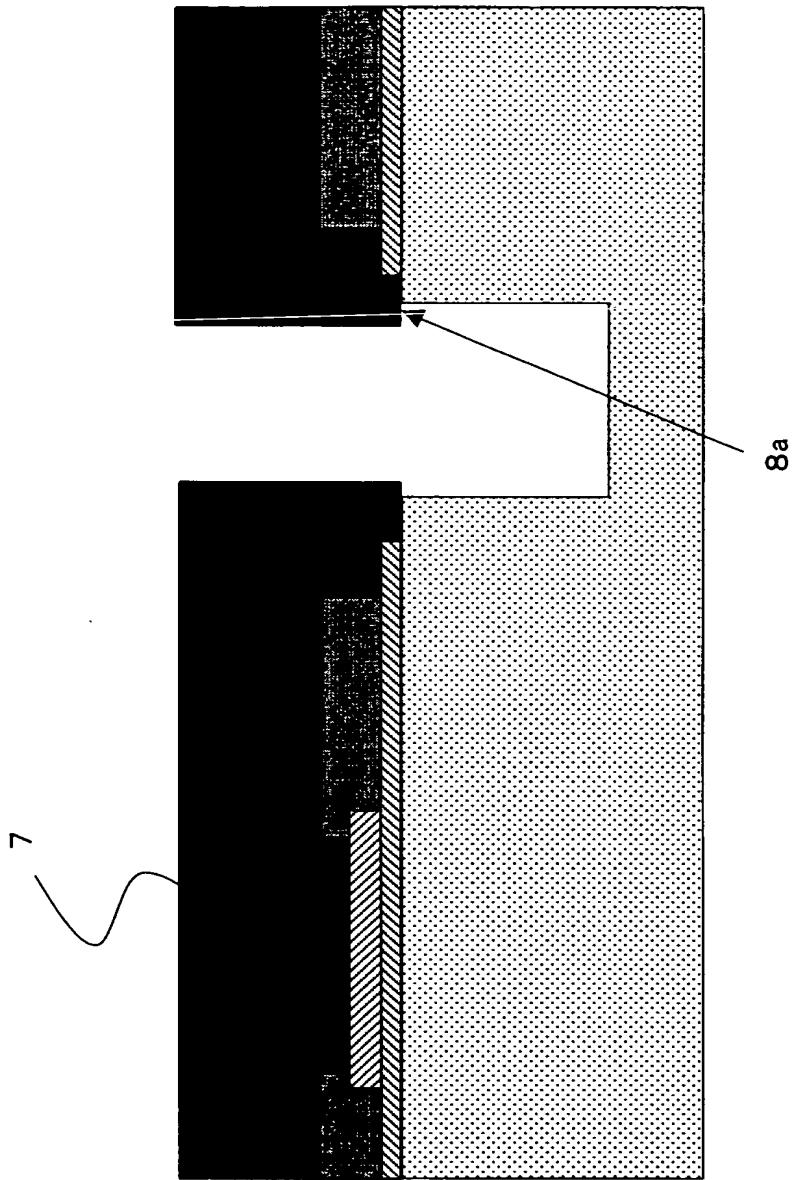
【図 11】



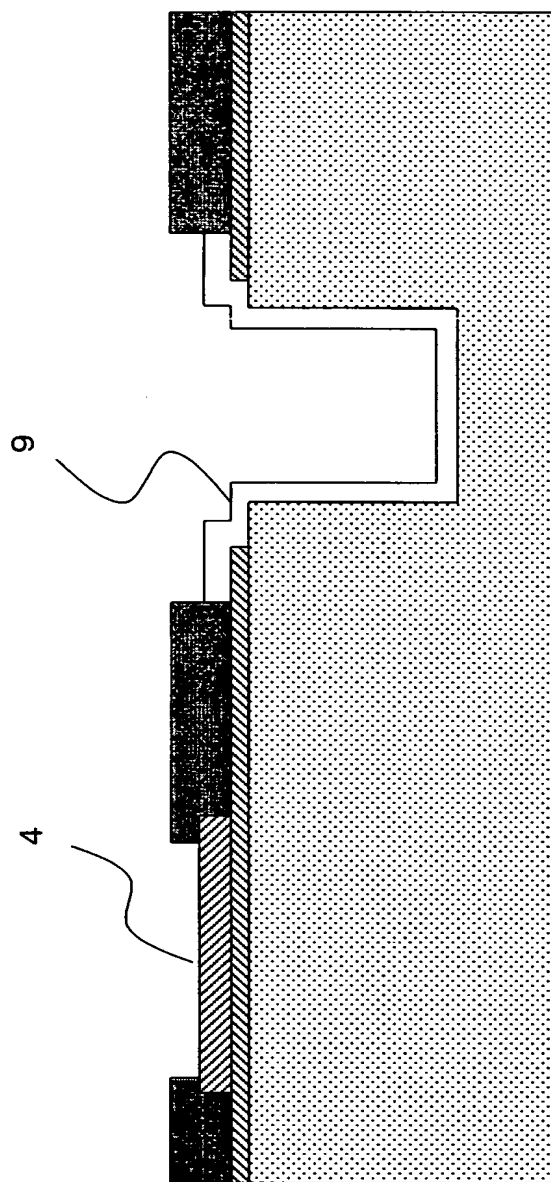
【図 12】



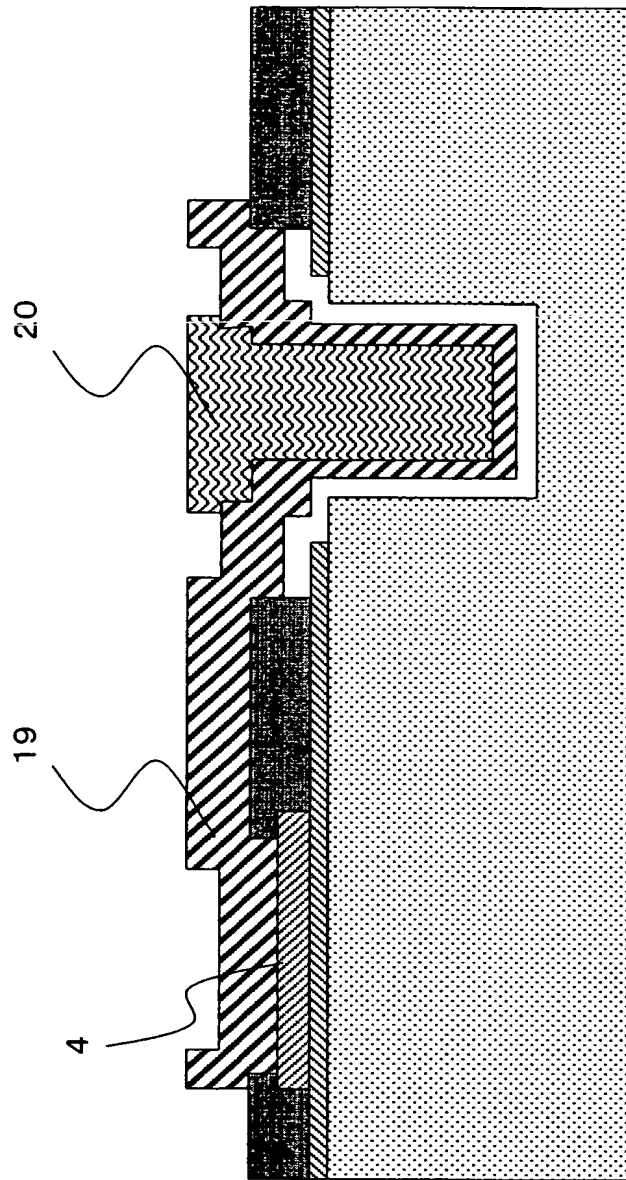
【図 13】



【図 14】

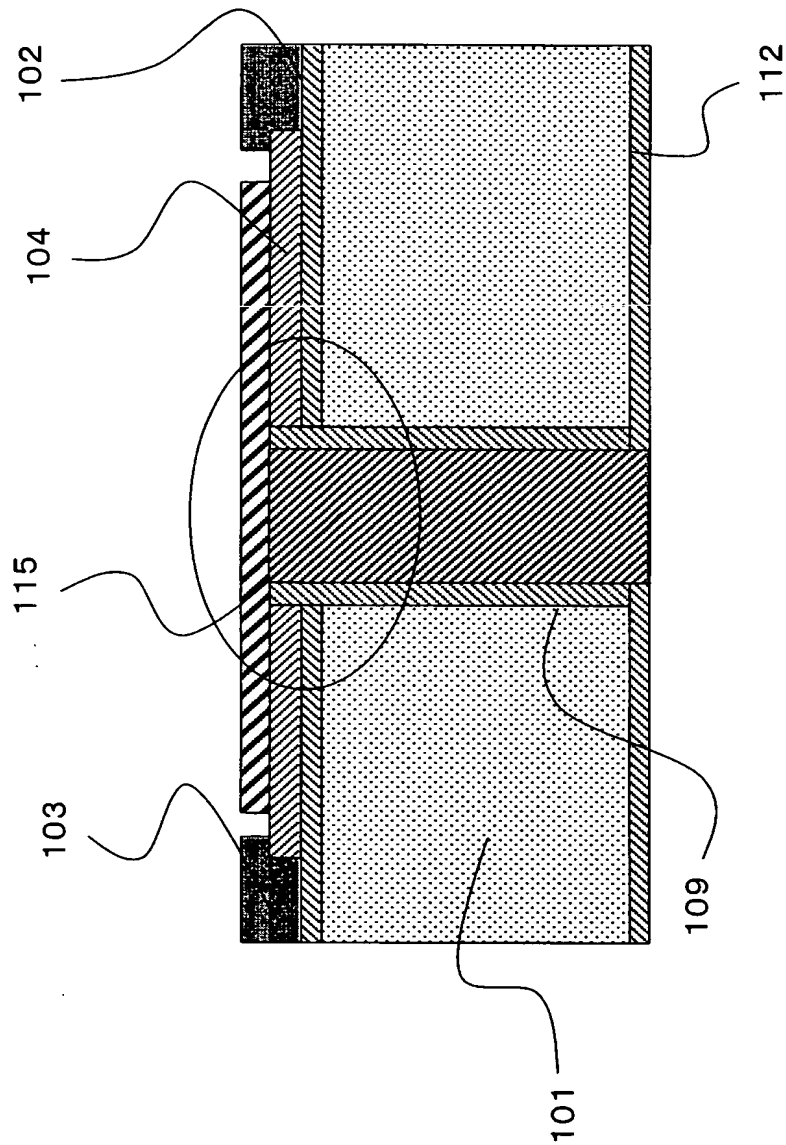


【図 15】

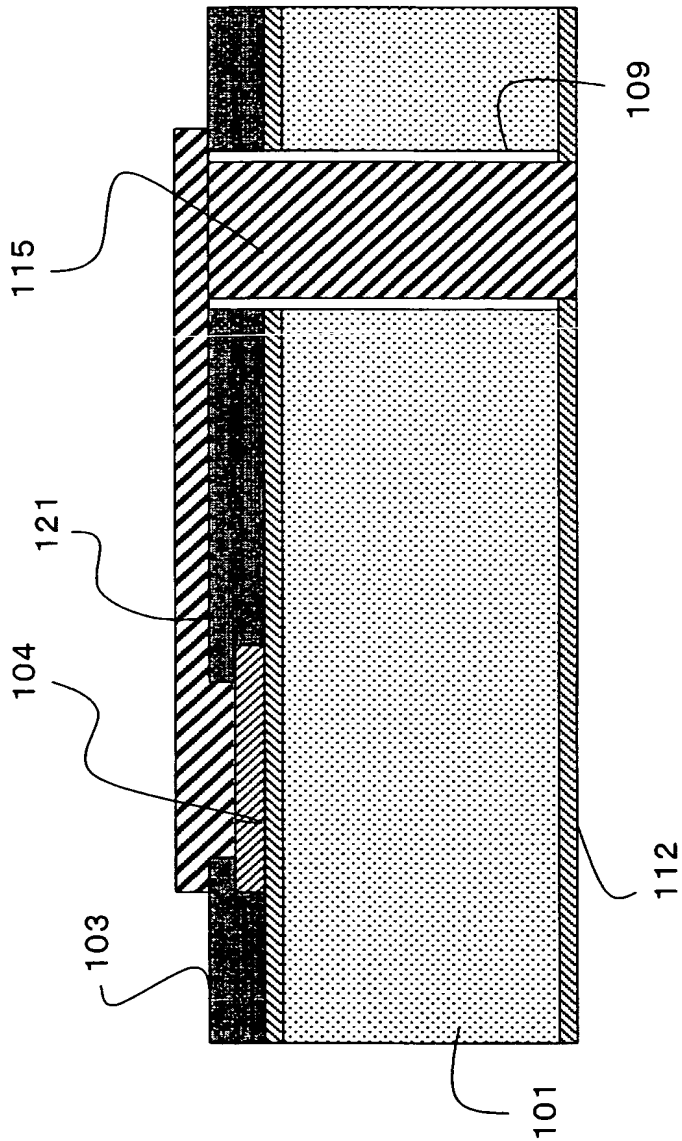




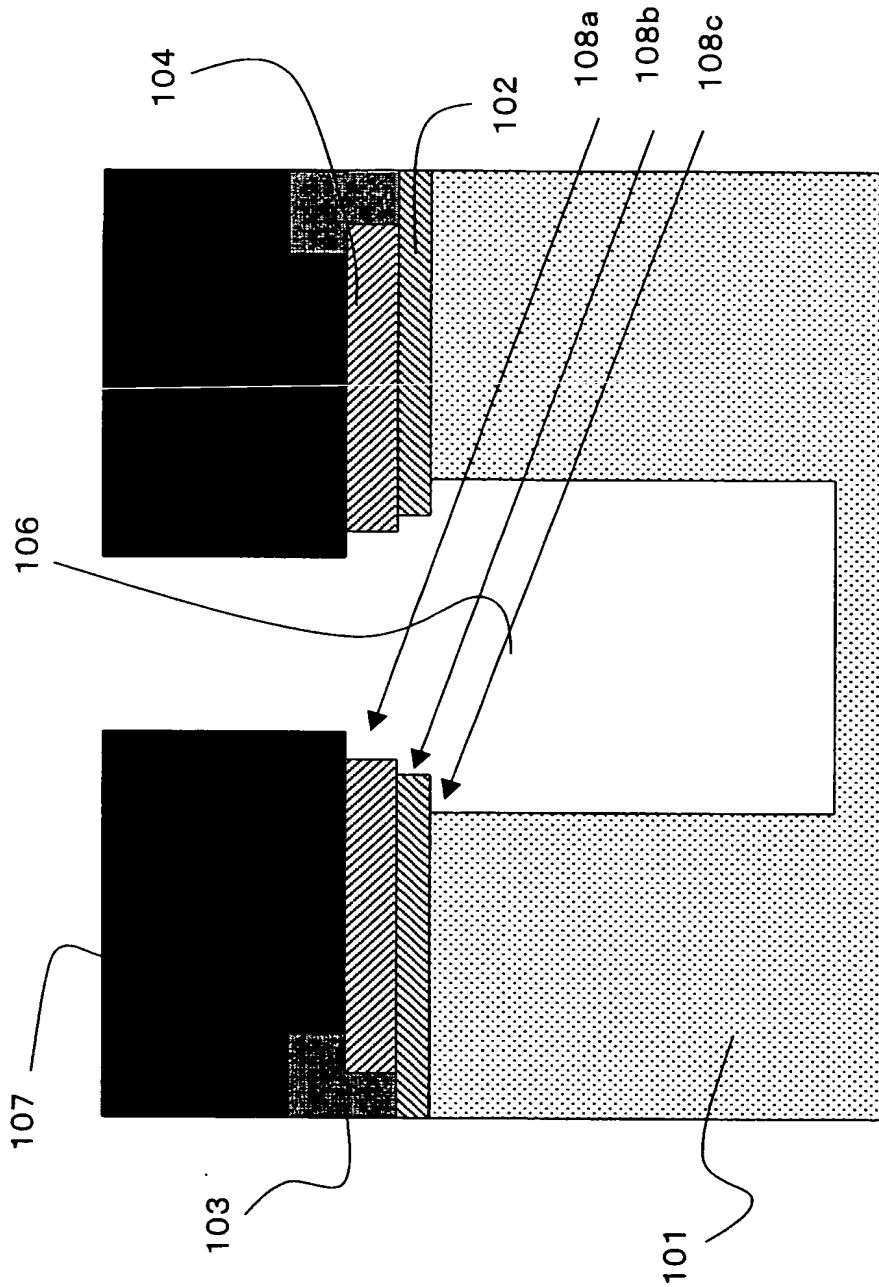
【図 16】



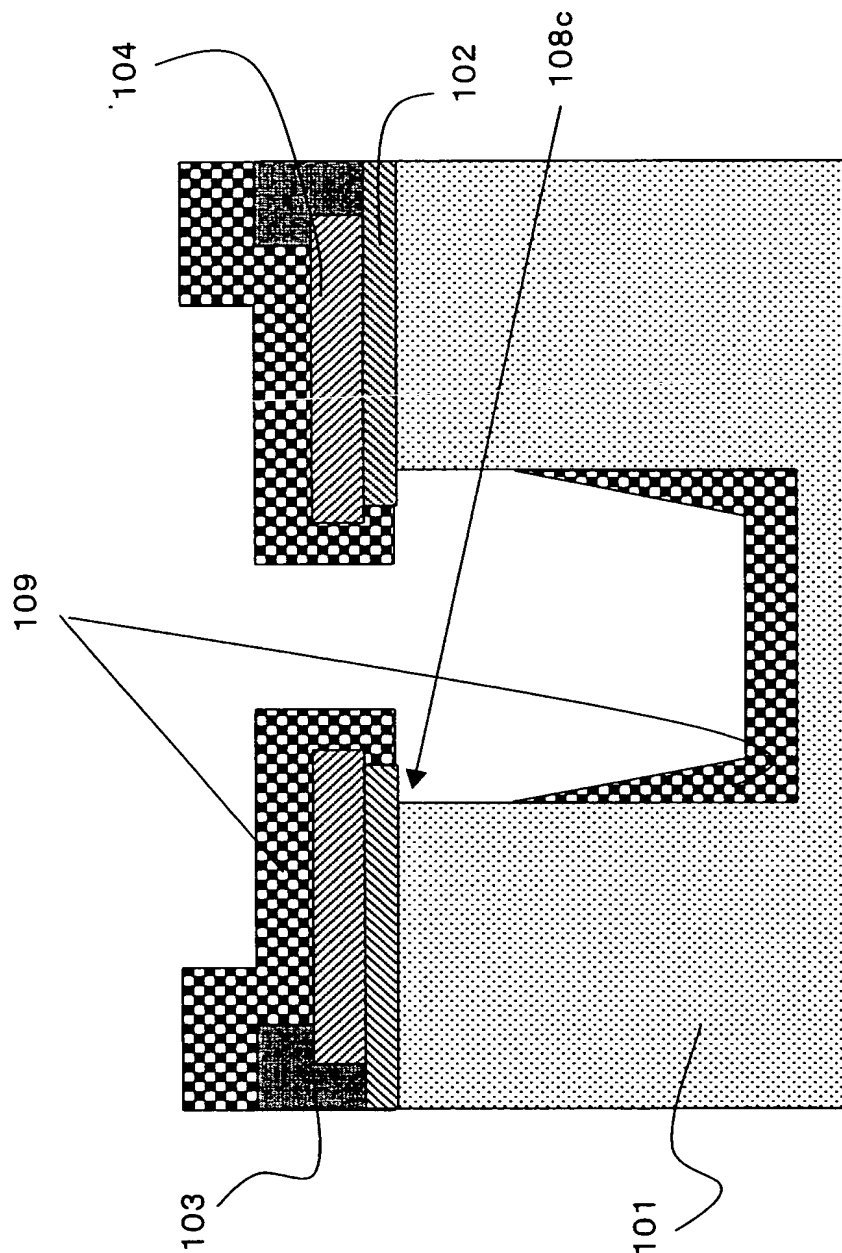
【図 17】



【図 18】



【図 19】



【書類名】 要約書

【要約】

【課題】 導通が良好な貫通電極を有する半導体装置、およびその製造方法を提供する。

【解決手段】 半導体基板 1 と、該半導体基板 2 の表面に形成され、フィールド酸化膜開口部を有するフィールド酸化膜 2 と、フィールド酸化膜 2 上に形成されている電極パッド 4 と、上記フィールド酸化膜開口部および上記半導体基板 1 に形成されている孔を介して上記電極パッド 4 に電氣的に接続されている貫通電極 15 とを有する半導体装置である。上記孔は、上記半導体基板 1 の垂直方向から見るとき、上記開口部内に形成されている。

【選択図】 図 1

特願 2 0 0 3 - 1 2 3 7 7 3

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 0 4 9 ]

1. 変更年月日	1 9 9 0 年 8 月 2 9 日
[変更理由]	新規登録
住 所	大阪府大阪市阿倍野区長池町 2 2 番 2 2 号
氏 名	シャープ株式会社